

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-179234

(43)Date of publication of application : 27.06.2003

(51)Int.Cl.

H01L 29/786  
H01L 21/336  
H01L 21/473  
H01L 51/00

(21)Application number : 2002-259164

(71)Applicant : KONICA CORP

(22)Date of filing : 04.09.2002

(72)Inventor : HIRAI KATSURA  
FUNAYAMA SATOSHI  
EGUCHI TOSHIYA  
YAMAMOTO NAOTO

(30)Priority

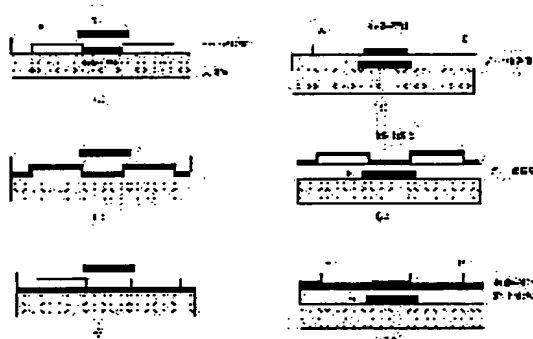
Priority number : 2001269082 Priority date : 05.09.2001 Priority country : JP

## (54) ORGANIC SEMICONDUCTOR ELEMENT AND MANUFACTURING METHOD THEREOF

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide an organic semiconductor element whose insulation film arranged between an organic semiconductor unit and a gate electrode is formed through plasma treatment under atmospheric pressure, and to provide the manufacturing method thereof.

**SOLUTION:** The organic semiconductor element is provided with a source electrode S, a drain electrode D, the organic semiconductor unit connecting the source electrode S and the drain electrode D, the gate electrode G, and the insulation film arranged between the organic semiconductor unit and the gate electrode G. The insulation film is formed through the plasma treatment under atmospheric pressure.



## LEGAL STATUS

[Date of request for examination]

24.08.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-179234

(P2003-179234A)

(43) 公開日 平成15年6月27日 (2003.6.27)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 1 L 29/786		H 0 1 L 21/473	5 F 0 5 8
21/336		29/78	6 1 8 B 5 F 1 1 0
21/473			6 1 7 V
51/00		29/28	

審査請求 未請求 請求項の数25 O L (全 16 頁)

(21) 出願番号 特願2002-259164(P2002-259164)  
(22) 出願日 平成14年9月4日 (2002.9.4)  
(31) 優先権主張番号 特願2001-269082(P2001-269082)  
(32) 優先日 平成13年9月5日 (2001.9.5)  
(33) 優先権主張国 日本 (J P)

(71) 出願人 000001270  
コニカ株式会社  
東京都新宿区西新宿1丁目26番2号  
(72) 発明者 平井 桂  
東京都日野市さくら町1番地コニカ株式  
社内  
(72) 発明者 船山 智  
東京都八王子市石川町2970番地コニカ株式  
社内  
(72) 発明者 江口 俊哉  
東京都八王子市石川町2970番地コニカ株式  
社内

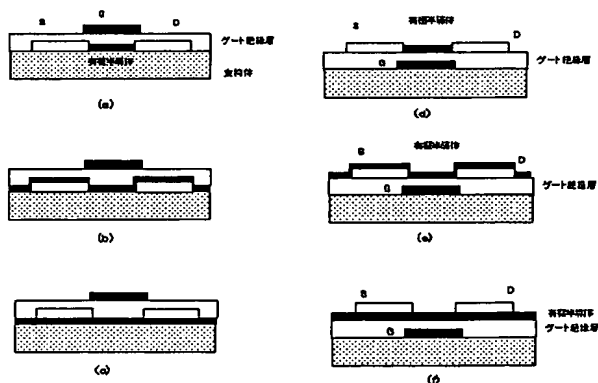
最終頁に続く

(54) 【発明の名称】 有機半導体素子およびその製造方法

(57) 【要約】 (修正有)

【課題】 有機半導体部とゲート電極間に配置される絶縁膜を大気圧下のプラズマ処理により形成する有機半導体素子とその製造方法を提供する。

【解決手段】 ソース電極S、ドレイン電極D、前記ソース電極Sと前記ドレイン電極Dを連結する有機半導体部、ゲート電極G、および前記有機半導体部とゲート電極G間に配置される絶縁膜を有するとともに、前記絶縁膜が大気圧下におけるプラズマ処理によって形成された絶縁膜である有機半導体素子と、有機半導体部とゲート電極G間に配置される絶縁膜を大気圧下におけるプラズマ処理によって形成する有機半導体素子の製造方法。



## 【特許請求の範囲】

【請求項 1】 ソース電極、ドレイン電極、前記ソース電極と前記ドレイン電極を連結する有機半導体部、ゲート電極、および前記有機半導体部とゲート電極間に配置される絶縁膜を有するとともに、前記絶縁膜が大気圧下におけるプラズマ処理によって形成された絶縁膜であることを特徴とする有機半導体素子。

【請求項 2】 前記絶縁膜が酸化物または窒化物から成ることを特徴とする前記請求項 1 記載の有機半導体素子。

【請求項 3】 前記絶縁膜は酸化ケイ素、酸化アルミニウム、酸化タンタル、酸化チタンのいずれかから成ることを特徴とする前記請求項 2 記載の有機半導体素子。

【請求項 4】 前記絶縁膜は窒化ケイ素から成ることを特徴とする前記請求項 2 記載の有機半導体素子。

【請求項 5】 前記有機半導体部を形成する有機半導体材料が $\pi$ 共役系高分子化合物であることを特徴とする前記請求項 1 乃至 4 記載の有機半導体素子。

【請求項 6】 前記支持体は樹脂製シートであることを特徴とする前記請求項 1 乃至 5 記載の有機半導体素子。

【請求項 7】 前記支持体はプラスチックフィルムであることを特徴とする前記請求項 6 記載の有機半導体素子。

【請求項 8】 前記支持体はポリマー支持体であることを特徴とする前記請求項 1 乃至 7 記載の有機半導体素子。

【請求項 9】 前記支持体上に前記有機半導体部、前記絶縁膜、前記ゲート電極がこの順序で配置されることを特徴とする前記請求項 1 乃至 8 記載の有機半導体素子。

【請求項 10】 前記支持体上に前記ゲート電極、前記絶縁膜、前記有機半導体部がこの順序で配置されることを特徴とする前記請求項 1 乃至 9 記載の有機半導体素子。

【請求項 11】 前記有機半導体素子はトランジスタであることを特徴とする前記請求項 1 乃至 10 記載の有機半導体素子。

【請求項 12】 有機半導体素子の製造方法であって、  
ソース電極およびドレイン電極間に有機半導体部を配置するとともに、  
前記有機半導体部とゲート電極間に配置される絶縁膜を大気圧下におけるプラズマ処理によって形成することを特徴とする有機半導体素子の製造方法。

【請求項 13】 前記絶縁膜は大気圧または大気圧近傍の圧力下で放電し、反応性ガスをプラズマ励起することにより形成されることを特徴とする前記請求項 12 記載の有機半導体素子の製造方法。

【請求項 14】 支持体上に前記ソース電極および前

記ドレイン電極を形成後、両電極間に有機半導体材料による電界効果活性層をチャネルとして配置し、該活性層上に前記絶縁膜およびゲート電極を配置することを特徴とする前記請求項 12 および前記請求項 13 記載の有機半導体素子の製造方法。

【請求項 15】 支持体上に前記ゲート電極を形成後、前記絶縁膜を形成し、該絶縁膜上に前記ソース電極、ドレイン電極、およびチャネルとしての有機半導体材料から成る電界効果活性層を形成することを特徴とする前記請求項 12 乃至請求項 14 記載の有機半導体素子の製造方法。

【請求項 16】 前記絶縁膜が酸化物または窒化物から成ることを特徴とする前記請求項 12 乃至 15 記載の有機半導体素子の製造方法。

【請求項 17】 前記絶縁膜は酸化ケイ素、酸化アルミニウム、酸化タンタル、酸化チタンのいずれかから成ることを特徴とする前記請求項 16 記載の有機半導体素子の製造方法。

【請求項 18】 前記絶縁膜は窒化ケイ素から成ることを特徴とする前記請求項 16 記載の有機半導体素子の製造方法。

【請求項 19】 有機半導体材料が $\pi$ 共役系高分子化合物であることを特徴とする前記請求項 12 乃至 18 記載の有機半導体素子の製造方法。

【請求項 20】 前記支持体は樹脂製シートであることを特徴とする前記請求項 12 乃至 20 記載の有機半導体素子の製造方法。

【請求項 21】 前記支持体はプラスチックフィルムであることを特徴とする前記請求項 20 記載の有機半導体素子の製造方法。

【請求項 22】 前記支持体はポリマー支持体であることを特徴とする前記請求項 12 乃至 21 記載の有機半導体素子の製造方法。

【請求項 23】 さらに前記支持体上に前記ソース電極、ドレイン電極を形成する工程、  
ソース電極、ドレイン電極間に前記有機半導体部を配置する工程、  
前記ソース電極、前記ドレイン電極、前記有機半導体部上に前記絶縁膜を前記大気圧下におけるプラズマ処理によって形成する工程、および前記絶縁膜上にゲート電極を形成する工程を有することを特徴とする前記請求項 12 乃至 22 記載の有機半導体素子の製造方法。

【請求項 24】 前記有機半導体素子はトランジスタであることを特徴とする前記請求項 12 乃至 23 記載の有機半導体素子の製造方法。

【請求項 25】 前記請求項 1 乃至 11 の有機半導体素子が複数配置されたディスプレイパネル。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、有機半導体の活性

層を含む有機薄膜トランジスタおよびその製造方法に関する。特にポリマー材料を用いたフレキシブル基板上に形成可能な有機薄膜トランジスタおよびその製造方法に関する。

#### 【0002】

【従来の技術】情報端末の普及に伴い、コンピュータ用のディスプレイとしてフラットパネルディスプレイに対するニーズが高まっている。またさらに情報化の進展に伴い、従来紙媒体で提供されていた情報が電子化されて提供される機会が増え、薄くて軽い、手軽に持ち運びが可能なモバイル用表示媒体として、電子ペーパーあるいはデジタルペーパーへのニーズも高まりつつある。

【0003】一般に平板型のディスプレイ装置においては液晶、有機EL、電気泳動などを利用した素子を用いて表示媒体を形成している。またこうした表示媒体では画面輝度の均一性や画面書き換え速度などを確保するために、画像駆動素子としてアクティブ駆動素子（TFT素子）を用いる技術が主流になっている。例えば通常のコンピュータディスプレイではガラス基板上にこれらTFT素子を形成し、液晶、有機EL等が封止されている。ここでTFT素子には主にa-Si（アモルファスシリコン）、p-Si（ポリシリコン）などの半導体を用いることができ、これらのSi半導体（必要に応じて金属膜も）を多層化し、ソース、ドレイン、ゲート電極を基板上に順次形成していくことでTFT素子が製造される。こうしたTFT素子の製造には通常、スパッタリング、その他の真空系の製造プロセスが必要とされる。

【0004】一方、最近、薄膜トランジスタ（TFT）内の活性半導体層として使用するために有機材料が検討されている。有機材料は加工が容易であり、一般にTFTが形成されるプラスチック基板と親和性が高いため、薄膜デバイス内の活性半導体層としての利用が期待されている。従って、低コストで大面積のデバイス、特にディスプレイのアクティブ駆動素子として検討が進められている（例えば、下記特許文献1、2）。有機半導体が薄膜TFT内の活性半導体層として使用されるためには、結果として得られるデバイスのオン/オフ比やリーク電流、ゲートの駆動電圧、およびゲート絶縁膜の絶縁耐性が十分に満たされるものでなくてはならない。

#### 【0005】

【特許文献1】特開平10-190001号公報

【特許文献2】特開2000-307172号公報

#### 【0006】

【発明が解決しようとする課題】しかしながら、このようなTFT素子の製造では真空チャンバーを含む真空系の製造プロセスを何度も繰り返して各層を形成せざるを得ず、装置コスト、ランニングコストが非常に膨大なものとなっていた。例えば図9に示すようなTFT素子では通常、それぞれの層の形成のために、真空蒸着、ドーブ、フォトリソグラフ、現像等の工程を何度も繰り返す

必要があり、何十もの工程を経て素子を基板上に形成している。スイッチング動作の要となる半導体部分に関してもp型、n型等、複数種類の半導体層を積層している。

【0007】こうした従来のSi半導体による製造方法ではディスプレイ画面の大型化のニーズに対し、真空チャンバー等の製造装置の大幅な設計変更が必要とされるなど、設備の変更が容易ではない。またトランジスタのゲート絶縁膜もシリコン基板の熱酸化による酸化ケイ素膜、スパッタ法などのドライプロセスによる酸化物薄膜により形成されることが一般的であり、TFT内の活性半導体層として有機材料を用いた場合にも絶縁膜の形成は従来の手法に頼らざるを得なかった。

【0008】しかしながら有機半導体が薄膜TFT内の活性半導体層として使用されるためには、結果として得られるデバイスのオン/オフ比やリーク電流、ゲートの駆動電圧が十分に満たされるものでなくてはならない。こうした特性を実現するための具体的手法についてはこれまで十分に見いだされていなかった。本発明の目的は有機半導体素子の特性を向上させ、かつ製造コストの低減、製造プロセスの簡略化を実現するものである。

#### 【0009】

【課題を解決するための手段】本発明の上記目的は、下記の各々の構成により達成された。

(1) ソース電極、ドレイン電極、前記ソース電極と前記ドレイン電極を連結する有機半導体部、ゲート電極、および前記有機半導体部とゲート電極間に配置される絶縁膜を有するとともに、前記絶縁膜が大気圧下におけるプラズマ処理によって形成された絶縁膜であることを特徴とする有機半導体素子。

(2) ソース電極およびドレイン電極間を有機半導体部を配置するとともに、前記有機半導体部とゲート電極間に配置される絶縁膜を大気圧下におけるプラズマ処理によって形成することを特徴とする有機半導体素子の製造方法。

#### 【0010】

【発明の実施の形態】以下にこの発明の実施の形態について詳細に説明する。通常のスイッチング素子に用いられるSi半導体材料ではソース部、ドレイン部にゲート電極を組み合わせることでチャンネルを形成し、ソース、ドレイン間の電流のON/OFFを制御する。しかし前述のように通常の半導体材料ではスパッタ、真空蒸着等の設備が必要となる。一方、本発明の素子の構成は、例えば図1に示すように配置される。すなわちゲート電極G、ゲート絶縁膜I、有機半導体による活性層P、ソース電極S、ドレイン電極Dから成る。図1(a)(b)(c)は支持体上に有機半導体層（有機半導体部）によるチャンネル、ゲート絶縁膜、ゲート電極がこの順序で配置されており、支持体上でゲート電極をチャンネルとなる有機半導体層（有機半導体部）より上部に配置した例で(a)は有機半導体層がソース電極、ドレイン電極の間に配置さ

れ、これらを連結している例、(b)は有機半導体層がソース電極、ドレイン電極上部にまたがって、覆うように配置され、これらを連結している例、(c)は有機半導体層がソース電極、ドレイン電極下部にまたがって配置され、これらを連結している例である。図1(d)(e)(f)は支持体上に有機半導体層(有機半導体部)によるチャンネル、ゲート絶縁膜、ゲート電極がこの順序で配置されており、支持体上でチャンネルとなる有機半導体層(有機半導体部)をゲート電極より上部に配置した例である。ソース電極、ドレイン電極に対する有機半導体層の配置における(d)(e)(f)の配置はそれぞれ前記(a)(b)(c)の配置に対応しており、(a)は有機半導体層がソース電極、ドレイン電極の間に配置され、これらを連結している例、(b)は有機半導体層がソース電極、ドレイン電極上部にまたがって、覆うように配置され、これらを連結している例、(c)は有機半導体層がソース電極、ドレイン電極下部にまたがって配置され、これらを連結している例である。一方有機材料、特に有機半導体材料の中には特殊な挙動を示すものが見つかっているが、素子の構成として同様の構成をとりうる。

【0011】こうした有機半導体材料を素材とした素子に対し、こうした素材に適合した素子の実装、またディスプレイパネルへの応用となると十分な実装法が得られているとはいえない状況である。以下に各部材の構成、材質、プロセスについて説明する。

【0012】<有機半導体層>本発明のチャンネルとなる有機半導体層を形成する有機半導体材料として好ましいのは $\pi$ 共役系高分子化合物である。たとえばポリピロール、ポリ(N-置換ピロール)、ポリ(3-置換ピロール)、ポリ(3,4-二置換ピロール)などのポリピロール類、ポリチオフェン、ポリ(3-置換チオフェン)、ポリ(3,4-二置換チオフェン)、ポリベンゾチオフェンなどのポリチオフェン類、ポリイソチアナフテンなどのポリイソチアナフテン類、ポリチエニレンビニレンなどのポリチエニレンビニレン類、ポリ(p-フェニレンビニレン)などのポリ(p-フェニレンビニレン)類、ポリアニリン、ポリ(N-置換アニリン)、ポリ(3-置換アニリン)、ポリ(2,3-置換アニリン)などのポリアニリン類、ポリアセチレンなどのポリアセチレン類、ポリジアセチレンなどのポリジアセチレン類、ポリアズレンなどのポリアズレン類、ポリピレンなどのポリピレン類、ポリカルバゾール、ポリ(N-置換カルバゾール)などのポリカルバゾール類、ポリセレンフェンなどのポリセレンフェン類、ポリフラン、ポリベンゾフランなどのポリフラン類、ポリ(p-フェニレン)などのポリ(p-フェニレン)類、ポリインドールなどのポリインドール類、ポリピリダジンなどのポリピリダジン類、ナフタセン、ペンタセン、ヘキサセン、ヘプタセン、ジベンゾペンタセン、テトラベンゾペンタセン、ピレン、ジベンゾピレン、クリセン、ペリレン、コ

ロネン、テリレン、オバレン、クオテリレン、サーカムアントラセンなどのポリアセン類およびポリアセン類の炭素の一部をN、S、Oなどの原子、カルボニル基などの官能基に置換した誘導体(トリフェノジオキサジン、トリフェノジチアジン、ヘキサセン-6,15-キノンなど)、ポリビニルカルバゾール、ポリフェニレンスルフィド、ポリビニレンスルフィドなどのポリマーや特開平11-195790に記載された多環縮合体などを用いることができる。また、これらのポリマーと同じ繰返し単位を有するたとえばチオフェン6量体である $\alpha$ -セクシチオフェン $\alpha$ 、 $\omega$ -ジヘキシル $\alpha$ -セクシチオフェン、 $\alpha$ 、 $\omega$ -ジヘキシル $\alpha$ -キンケチオフェン、 $\alpha$ 、 $\omega$ -ビス(3-ブトキシプロピル)- $\alpha$ -セクシチオフェン、スチリルベンゼン誘導体などのオリゴマーも好適に用いることができる。さらに銅フタロシアニンや特開平11-251601に記載のフッ素置換銅フタロシアニンなどの金属フタロシアニン類、ナフタレン1,4,5,8-テトラカルボン酸ジイミド、N,N'-ビス(4-トリフルオロメチルベンジル)ナフタレン1,4,5,8-テトラカルボン酸ジイミドとともに、N,N'-ビス(1H,1H-ペルフルオロオクチル)、N,N'-ビス(1H,1H-ペルフルオロプロチル)及びN,N'-ジオクチルナフタレン1,4,5,8-テトラカルボン酸ジイミド誘導体、ナフタレン2,3,6,7-テトラカルボン酸ジイミドなどのナフタレントトラカルボン酸ジイミド類、及びアントラセン2,3,6,7-テトラカルボン酸ジイミドなどのアントラセントトラカルボン酸ジイミド類などの縮合環テトラカルボン酸ジイミド類、C60、C70、C76、C78、C84等フラーレン類、SWNTなどのカーボンナノチューブ、メロシアニン色素類、ヘミシアニン色素類などの色素などがあげられる。

【0013】これらの $\pi$ 共役系材料のうちでも、チオフェン、ピニレン、チエニレンピニレン、フェニレンピニレン、p-フェニレン、これらの置換体またはこれらの2種以上を繰返し単位とし、かつ該繰返し単位の数nが4~10であるオリゴマーもしくは該繰返し単位の数nが20以上であるポリマー、ペンタセンなどの縮合多環芳香族化合物、フラーレン類、縮合環テトラカルボン酸ジイミド類、金属フタロシアニンよりなる群から選ばれた少なくとも1種が好ましい。

【0014】また、その他の有機半導体材料としては、テトラシアフルバレン(TTF)-テトラシアノキノジメタン(TCNQ)錯体、ビスエチレントラシアフルバレン(BEDTTF)-過塩素酸錯体、BEDTTF-ヨウ素錯体、TCNQ-ヨウ素錯体、などの有機分子錯体も用いることができる。さらにポリシラン、ポリゲルマンなどの $\sigma$ 共役系ポリマーや特開2000-260999に記載の有機・無機混成材料も用いることができる。

【0015】本発明においては、有機半導体層に、たと

10

20

30

40

50

えば、アクリル酸、アセトアミド、ジメチルアミノ基、シアノ基、カルボキシル基、ニトロ基などの官能基を有する材料や、ベンゾキノ誘導体、テトラシアノエチレンおよびテトラシアノキノジメタンやそれらの誘導体などのように電子を受容するアクセプターとなる材料や、たとえばアミノ基、トリフェニル基、アルキル基、水酸基、アルコキシ基、フェニル基などの官能基を有する材料、フェニレンジアミンなどの置換アミン類、アントラセン、ベンゾアントラセン、置換ベンゾアントラセン類、ピレン、置換ピレン、カルバゾールおよびその誘導体、テトラチアフルバレンとその誘導体などのように電子の供与体であるドナーとなるような材料を含有させ、いわゆるドーピング処理を施してもよい。

【0016】前記ドーピングとは電子授与性分子（アクセプター）または電子供与性分子（ドナー）をドーパントとして該薄膜に導入することを意味する。従って、ドーピングが施された薄膜は、前記の縮合多環芳香族化合物とドーパントを含有する薄膜である。本発明に用いるドーパントとしてアクセプター、ドナーのいずれも使用可能である。このアクセプターとしてC12、Br2、I2、ICl、ICl3、IBr、IFなどのハロゲン、PF5、AsF5、SbF5、BF3、BCl3、BBr3、SO3などのルイス酸、HF、HCl、HNO3、H2S、O4、HClO4、FSO3H、ClSO3H、CF3SO3Hなどのプロトン酸、酢酸、蟻酸、アミノ酸などの有機酸、FeCl3、FeOCl、TiCl4、ZrCl4、HfCl4、NbF5、NbCl5、TaCl5、MoCl5、WF5、WCl6、UF6、LnCl3（Ln=L a、Ce、Nd、Pr、などのランタノイドとY）などの遷移金属化合物、Cl<sup>-</sup>、Br<sup>-</sup>、I<sup>-</sup>、ClO4<sup>-</sup>、PF6<sup>-</sup>、AsF5<sup>-</sup>、SbF6<sup>-</sup>、BF4<sup>-</sup>、スルホン酸アニオンなどの電解質アニオンなどを挙げることができる。またドナーとしては、Li、Na、K、Rb、Csなどのアルカリ金属、Ca、Sr、Baなどのアルカリ土類金属、Y、La、Ce、Pr、Nd、Sm、Eu、Gd、Tb、Dy、Ho、Er、Ybなどの希土類金属、アンモニウムイオン、R4P<sup>+</sup>、R4As<sup>+</sup>、R3S<sup>+</sup>、アセチルコリンなどをあげることができる。これらのドーパントのドーピングの方法として予め有機半導体の薄膜を作製しておき、ドーパントを後で導入する方法、有機半導体の薄膜作製時にドーパントを導入する方法のいずれも使用可能である。前者の方法のドーピングとして、ガス状態のドーパントを用いる気相ドーピング、溶液あるいは液体のドーパントを該薄膜に接触させてドーピングする液相ドーピング、個体状態のドーパントを該薄膜に接触させてドーパントを拡散ドーピングする固相ドーピングの方法をあげることができる。また液相ドーピングにおいては電解を施すことによってドーピングの効率を調整することができる。後者の方法では、有機半導体化合物と

ドーパントの混合溶液あるいは分散液を同時に塗布、乾燥してもよい。たとえば真空蒸着法を用いる場合、有機半導体化合物とともにドーパントを共蒸着することによりドーパントを導入することができる。またスパッタリング法で薄膜を作製する場合、有機半導体化合物とドーパントの二元ターゲットを用いてスパッタリングして薄膜中にドーパントを導入させることができる。さらに他の方法として、電気化学的ドーピング、光開始ドーピング等の化学的ドーピングおよび例えば刊行物〔工業材料、34巻、第4号、55頁、1986年〕に示されたイオン注入法等の物理的ドーピングの何れも使用可能である。

【0017】これら有機薄膜の作製法としては、真空蒸着法、分子線エピタキシャル成長法、イオンクラスタービーム法、低エネルギーイオンビーム法、イオンプレーティング法、CVD法、スパッタリング法、プラズマ重合法、電解重合法、化学重合法、スプレーコート法、スピンコート法、ブレードコート法、ディップコート法、キャスト法、ロールコート法、バーコート法、ダイコート法およびLB法等が挙げられ、材料に応じて使用できる。ただし、この中で生産性の点で、有機半導体の溶液をもちいて簡単かつ精密に薄膜が形成できるスピンコート法、ブレードコート法、ディップコート法、ロールコート法、バーコート法、ダイコート法等が好まれる。これら有機半導体からなる薄膜の膜厚としては、特に制限はないが、得られたトランジスタの特性は、有機半導体からなる活性層の膜厚に大きく左右される場合が多く、その膜厚は、有機半導体により異なるが、一般に1μm以下、特に10～300nmが好ましい。

【0018】＜電極（ソース、ドレイン、ゲート電極）＞ゲート電極、ソース電極、ドレイン電極としては、導電性材料であれば特に限定されず、白金、金、銀、ニッケル、クロム、銅、鉄、錫、アンチモン鉛、タンタル、インジウム、パラジウム、テルル、レニウム、イリジウム、アルミニウム、ルテニウム、ゲルマニウム、モリブデン、タングステン、酸化スズ・アンチモン、酸化インジウム・スズ（ITO）、フッ素ドーパ酸化亜鉛、亜鉛、炭素、グラファイト、グラッシーカーボン、銀ペーストおよびカーボンペースト、リチウム、ベリリウム、ナトリウム、マグネシウム、カリウム、カルシウム、スカンジウム、チタン、マンガン、ジルコニウム、ガリウム、ニオブ、ナトリウム、ナトリウム-カリウム合金、マグネシウム、リチウム、アルミニウム、マグネシウム/銅混合物、マグネシウム/銀混合物、マグネシウム/アルミニウム混合物、マグネシウム/インジウム混合物、アルミニウム/酸化アルミニウム混合物、リチウム/アルミニウム混合物等が用いられるが、特に、白金、金、銀、銅、アルミニウム、インジウム、ITOおよび炭素が好ましい。あるいはドーピング等で導電率を向上させた公知の導電性ポリマー、例えば導電性ポリアニリ

ン、導電性ポリピロール、導電性ポリチオフェン、ポリエチレンジオキシチオフェンとポリスチレンスルホン酸の錯体なども好適に用いられる。ソース電極、ドレイン電極は、上に挙げた中でも半導体層との接触面において電気抵抗が少ないものが好ましい。

【0019】電極の形成方法としては、上記を原料として蒸着やスパッタリング等の方法を用いて形成した導電性薄膜を、公知のフォトリソグラフ法やリフトオフ法を用いて電極形成する方法、アルミニウムや銅などの金属箔上に熱転写、インクジェット等によるレジストを用いてエッチングする方法がある。また導電性ポリマーの溶液あるいは分散液、導電性微粒子分散液を直接インクジェットによりパターンニングしてもよいし、塗工膜からリソグラフやレーザーアブレーションなどにより形成してもよい。さらに導電性ポリマーや導電性微粒子を含むインク、導電性ペーストなどを凸版、凹版、平版、スクリーン印刷などの印刷法でパターンニングする方法も用いることができる。粒子径が1～50nm好ましくは1～10nmの金属微粒子を加熱融着して形成された電極を用いる。金属材料は白金、金、銀、ニッケル、クロム、銅、鉄、錫、タンタル、インジウム、コバルト、パラジウム、テルル、レニウム、イリジウム、アルミニウム、ルテニウム、ゲルマニウム、モリブデン、タングステン、亜鉛、等を用いることができるが、特に、仕事関数が4.5eV以上の白金、金、銀、銅、コバルト、クロム、イリジウム、ニッケル、パラジウム、モリブデン、タングステンが好ましい。

【0020】上記導電性微粒子として、粒子径が1～50nm好ましくは1～10nmの白金、金、銀、銅、コバルト、クロム、イリジウム、ニッケル、パラジウム、モリブデン、タングステンなどの金属微粒子が挙げられる。このような金属微粒子分散液の製造方法として、ガス中蒸発法、スパッタリング法、金属蒸気合成法などの物理的生成法や、コロイド法、共沈法などの、液相で金属イオンを還元して金属微粒子を生成する化学的生成法が挙げられるが、好ましくは、特開平11-76800、同11-80647、同319538、特開2000-239853などに示されたコロイド法、特開2001-254185、特開2001-53028、特開2001-35814、特開2001-35255、特開2000-124157、特開2000-123634などに記載されたガス中蒸発法により製造された分散物である。これらの分散物を、塗設し電極パターン状に成型した後、溶媒を乾燥させ、さらに100℃～300℃、好ましくは150℃～200℃の範囲で熱処理することにより、金属微粒子を熱融着させることで電極形成する。なおゲートライン、ソースラインについても上記電極と同様に形成することが可能である。

【0021】絶縁層（ゲート絶縁膜）種々の絶縁膜を用いることができるが、特に酸化ケイ素、窒化ケイ素、酸化アルミニウム、酸化タンタル、酸化チタンが好ましい。本発明では特に該絶縁膜を大気圧下でのプラズ

マ製膜処理によって形成する。以下にこの大気圧下でのプラズマ製膜処理について説明する。

【0022】i)大気圧下でのプラズマ製膜処理について大気圧下でのプラズマ製膜処理による絶縁膜（例えば酸化物：SiO<sub>2</sub>、TiO<sub>2</sub>等/窒化物：Si<sub>3</sub>N<sub>4</sub>等）の形成方法については以下のように説明される。上記大気圧下でのプラズマ製膜処理とは、大気圧または大気圧近傍の圧力下で放電し、反応性ガスをプラズマ励起し、基材上に薄膜を形成する処理を指し、その方法については特開平11-133205号、特開2000-185362号、特開平11-61406号、特開2000-147209号、同2000-121804号等に記載されている（以下、大気圧プラズマ法とも称する）。これによって高機能性の薄膜を、生産性高く形成することができる。

【0023】図11はプラズマ成膜処理を行う装置を示す図である。図11において、プラズマ放電処理容器31、ガス発生装置51、電源41、電極冷却ユニット60等が装置構成として配置されている。電極冷却ユニット60の冷却剤としては、蒸留水、油等の絶縁性材料が用いられる。前記プラズマ放電処理容器31内にロール電極25、固定されている電極36を所定位置に配置し、ガス発生装置51で発生させた混合ガスを流量制御して、給気口52よりプラズマ放電処理容器31内に入れ、前記プラズマ放電処理容器31内をプラズマ処理に用いる混合ガスで充填し排気口53より排気する。次に電源41により電極36に電圧を印加し、ロール電極25はアースに接地し、放電プラズマを発生させる。ここでロール状の元巻き基材61より基材Fを供給し、ガイドローラ64を介して、ロール電極25に巻回された基材Fは、ニップローラ65、66で押圧され、プラズマ放電処理容器31内の電極間を片面接触（ロール電極25に接触している）の状態で搬送され、基材Fは搬送中に放電プラズマにより表面が放電処理され、その後にガイドローラ67を介して、次工程に搬送される。ここで、基材Fはロール電極25に接触していない面のみ放電処理がなされる。また、仕切板54は前記ニップローラ65、66に近接して配置され、基材Fに同伴する空気がプラズマ放電処理容器31内に進入するのを抑制する。アース電極であるロール電極25は、金属等の導電性母材に対しセラミックスを溶射後、無機材料を用いて封孔処理したセラミック被覆処理誘電体を被覆した組み合わせで構成されているものである。または、金属等の導電性母材ヘライニングにより無機材料を設けたライニング処理誘電体を被覆した組み合わせでもよい。ライニング材としては、ケイ酸塩系ガラス、ホウ酸塩系ガラス、リン酸塩系ガラス、ゲルマン酸塩系ガラス、亜テルル酸塩ガラス、アルミン酸塩ガラス、バナジン酸塩ガラス等が好ましく用いられるが、この中でもホウ酸塩系ガラスが加工し易いので、更に好ましく用いられる。金属



等の導電性母材としては、銀、白金、ステンレス、アルミニウム、鉄等の金属等が挙げられるが、加工の観点からステンレスが好ましい。また、溶射に用いるセラミックス材としては、アルミナ・窒化珪素等が好ましく用いられるが、この中でもアルミナが加工し易いので、更に好ましく用いられる。ロール電極の母材は、冷却水による冷却手段を有するステンレス製ジャケットロール母材を使用することができる（不図示）。

【0024】印加電極36に電圧を印加する電源41としては、特に限定はないが、パール工業製高周波電源（200kHz）、パール工業製高周波電源（800kHz）、日本電子製高周波電源（13.56MHz）、パール工業製高周波電源（150MHz）等が使用できる。

【0025】上記電極間の距離は、電極の母材に設置した固体誘電体の厚さ、印加電圧の大きさ、プラズマを利用する目的等を考慮して決定される。上記電極の一方に固体誘電体を設置した場合の固体誘電体と電極の最短距離、上記電極の双方に固体誘電体を設置した場合の固体誘電体同士の距離としては、いずれの場合も均一な放電を行う観点から0.5mm～20mmが好ましく、特に好ましくは1mm±0.5mmである。

【0026】対向する電極間には100kHzを越えた高周波電圧で、且つ、1W/cm<sup>2</sup>以上の電力を供給し、反応性ガスを励起してプラズマを発生させる。このようなハイパワーの電界を印加することによって、緻密で、膜厚均一性の高い高機能性の薄膜を、生産効率高く得ることが可能である。

【0027】ここで電極間に印加する高周波電圧の周波数の上限値は、好ましくは150MHz以下である。また、高周波電圧の周波数の下限値としては、好ましくは200kHz以上、さらに好ましくは800kHz以上である。さらに電極間に供給する電力の下限値は、好ましくは1.2W/cm<sup>2</sup>以上であり、上限値としては、好ましくは50W/cm<sup>2</sup>以下、さらに好ましくは20W/cm<sup>2</sup>以下である。尚、電極における電圧の印加面積（/cm<sup>2</sup>）は、放電が起こる範囲の面積のことを指す。

【0028】電源41より固定されている電極36に印加される電圧の値は適宜決定される。なお電源の印加法に関しては、連続モードと呼ばれる連続サイン波状の連続発振モードとパルスモードと呼ばれるON/OFFを断続的に行う断続発振モードのどちらを採用しても良いが連続モードの方がより緻密で良質な膜が得られる。

【0029】また、放電プラズマ処理時の基材への影響を最小限に抑制するために、放電プラズマ処理時の基材の温度を常温（15℃～25℃）～200℃未満の温度に調整することが好ましく、更に好ましくは常温～100℃に調整することである。上記の温度範囲に調整する為、必要に応じて電極、基材は冷却手段で冷却しながら

放電プラズマ処理される。

【0030】上記の放電プラズマ処理はが大気圧または大気圧近傍で行われるが、ここで大気圧近傍とは、20kPa～110kPaの圧力を表し、好ましくは、93kPa～104kPaが好ましい。

【0031】また、薄膜形成方法に係る放電用電極においては、電極の少なくとも基材と接する側のJIS B 0601で規定される表面粗さの最大高さ（Rmax）が10μm以下になるように調整されることが、好ましいが、更に好ましくは、表面粗さの最大値が8μm以下であり、特に好ましくは、7μm以下に調整することである。

【0032】また、JIS B 0601で規定される中心線平均表面粗さ（Ra）は0.5μm以下が好ましく、更に好ましくは0.1μm以下である。

【0033】混合ガスについて説明する。薄膜形成方法を実施するにあたり、使用するガスは、基材上に設けたい薄膜の種類によって異なるが、基本的に、不活性ガスと、薄膜を形成するための反応性ガスの混合ガスである。反応性ガスは、混合ガスに対し、0.01～10体積%含有させることが好ましい。上記不活性ガスとは、周期表の第18族元素、具体的には、ヘリウム、ネオン、アルゴン、クリプトン、キセノン、ラドン等が挙げられるが、ヘリウム、アルゴンが好ましく用いられる。例えば、反応性ガスとしてジンクアセチルアセトナート、トリエチルインジウム、トリメチルインジウム、ジエチル亜鉛、ジメチル亜鉛、エトラエチル錫、エトラメチル錫、二酢酸ジ-n-ブチル錫、テトラブチル錫、テトラオクチル錫などから選択された少なくとも1つの有機金属化合物を含む反応性ガスを用いて、導電性膜あるいは帯電防止膜、あるいは反射防止膜の中屈折率層として有用な金属酸化物層を形成することができる。また、フッ素含有化合物ガスを用いることによって、基材表面にフッ素含有基を形成させて表面エネルギーを低くし、撥水性表面を得る撥水膜を得ることが出来る。フッ素元素含有化合物としては、6フッ化プロピレン（C<sub>3</sub>F<sub>6</sub>）、8フッ化シクロブタン（C<sub>4</sub>F<sub>8</sub>）等のフッ素・炭素化合物が挙げられる。安全上の観点から、有害ガスであるフッ化水素を生成しない6フッ化プロピレン、8フッ化シクロブタンを用いる。また、分子内に親水性基と重合性不飽和結合を有するモノマーの雰囲気下で処理を行うことにより、親水性の重合膜を堆積させることもできる。上記親水性基としては、水酸基、スルホン酸基、スルホン酸塩基、1級若しくは2級又は3級アミノ基、アミド基、4級アンモニウム塩基、カルボン酸基、カルボン酸塩基等の親水性基等が挙げられる。又、ポリエチレングリコール鎖を有するモノマーを用いても同様に親水性重合膜を堆積が可能である。

【0034】上記モノマーとしては、アクリル酸、メタクリル酸、アクリルアミド、メタクリルアミド、N,N

ージメチルアクリルアミド、アクリル酸ナトリウム、メタクリル酸ナトリウム、アクリル酸カリウム、メタクリル酸カリウム、スチレンスルホン酸ナトリウム、アリルアルコール、アリルアミン、ポリエチレングリコールジメタクリル酸エステル、ポリエチレングリコールジアクリル酸エステルなどが挙げられ、これらの少なくとも1種が使用できる。

【0035】また、有機フッ素化合物、珪素化合物またはチタン化合物を含有する反応性ガスを用いることにより、低屈折率層または高屈折率層を設けることが出来る。有機フッ素化合物としては、フッ化炭素ガス、フッ化炭化水素ガス等が好ましく用いられる。フッ化炭素ガスとしては、4フッ化炭素、6フッ化炭素、具体的には、4フッ化メタン、4フッ化エチレン、6フッ化プロピレン、8フッ化シクロブタン等が挙げられる。前記のフッ化炭化水素ガスとしては、2フッ化メタン、4フッ化エタン、4フッ化プロピレン、3フッ化プロピレン等が挙げられる。更に、1塩化3フッ化メタン、1塩化2フッ化メタン、2塩化4フッ化シクロブタン等のフッ化炭化水素化合物のハロゲン化物やアルコール、酸、ケトン等の有機化合物のフッ素置換体を用いることが出来るがこれらに限定されない。また、これらの化合物が分子内にエチレン性不飽和基を有していても良い。前記の化合物は単独でも混合して用いても良い。

【0036】混合ガス中に上記記載の有機フッ素化合物を用いる場合、放電プラズマ処理により基材上に均一な薄膜を形成する観点から、混合ガス中の有機フッ素化合物の含有率は、0.1～10体積%であることが好ましいが、更に好ましくは、0.1～5体積%である。また、有機フッ素化合物が常温、常圧で気体である場合は、混合ガスの構成成分として、そのまま使用できるので最も容易に遂行することができる。しかし、有機フッ素化合物が常温・常圧で液体又は固体である場合には、加熱、減圧等の方法により気化して使用すればよく、また、又、適切な溶剤に溶解して用いてもよい。

【0037】混合ガス中に上記記載のチタン化合物を用いる場合、放電プラズマ処理により基材上に均一な薄膜を形成する観点から、混合ガス中のチタン化合物の含有率は、0.1～10体積%であることが好ましいが、更に好ましくは、0.1～5体積%である。また、上記記載の混合ガス中に水素ガスを0.1～10体積%含有させることにより薄膜の硬度を著しく向上させることが出来る。また、混合ガス中に酸素、オゾン、過酸化水素、二酸化炭素、一酸化炭素、水素、窒素から選択される成分を0.01～5体積%含有させることにより、反応促進され、且つ、緻密で良質な薄膜を形成することができる。

【0038】上記記載の珪素化合物、チタン化合物としては、取り扱い上の観点から金属水素化合物、金属アルコキシドが好ましく、腐食性、有害ガスの発生がなく、

工程上の汚れなども少ないことから、金属アルコキシドが好ましく用いられる。

【0039】また、上記記載の珪素化合物、チタン化合物を放電空間である電極間に導入するには、両者は常温常圧で、気体、液体、固体いずれの状態であっても構わない。気体の場合は、そのまま放電空間に導入できるが、液体、固体の場合は、加熱、減圧、超音波照射等の手段により気化させて使用される。珪素化合物、チタン化合物を加熱により気化して用いる場合、テトラエトキシシラン、テトライソプロポキシチタンなど、常温で液体で、沸点が200℃以下である金属アルコキシドが好適に用いられる。上記金属アルコキシドは、溶媒によって希釈して使用されても良く、溶媒は、メタノール、エタノール、n-ヘキサンなどの有機溶媒及びこれらの混合溶媒が使用できる。尚、これらの希釈溶媒は、プラズマ放電処理中において、分子状、原子状に分解される為、基材上への薄膜の形成、薄膜の組成などに対する影響は殆ど無視することが出来る。

【0040】上記記載の珪素化合物としては、例えば、ジメチルシラン、テトラメチルシランなどの有機金属化合物、モノシラン、ジシランなどの金属水素化合物、二塩化シラン、三塩化シランなどの金属ハロゲン化合物、テトラメトキシシラン、テトラエトキシシラン、ジメチルジエトキシシランなどのアルコキシシラン、オルガノシランなどを用いることが好ましいがこれらに限定されない。また、これらは適宜組み合わせ用いることが出来る。

【0041】混合ガス中に上記記載の珪素化合物を用いる場合、放電プラズマ処理により基材上に均一な薄膜を形成する観点から、混合ガス中の珪素化合物の含有率は、0.1～10体積%であることが好ましいが、更に好ましくは、0.1～5体積%である。

【0042】上記記載のチタン化合物としては、テトラジメチルアミノチタンなどの有機金属化合物、モノチタン、ジチタンなどの金属水素化合物、二塩化チタン、三塩化チタン、四塩化チタンなどの金属ハロゲン化合物、テトラエトキシチタン、テトライソプロポキシチタン、テトラブトキシチタンなどの金属アルコキシドなどを用いることが好ましいがこれらに限定されない。

【0043】＜支持体＞支持体はガラスやフレキシブルな樹脂製シートで構成され、例えばプラスチックフィルムをシートとして用いることができる。前記プラスチックフィルムとしては、例えばポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルスルホン（PES）、ポリエーテルイミド、ポリエーテルエーテルケトン、ポリフェニレンスルフィド、ポリアリレート、ポリイミド、ポリカーボネート（PC）、セルローストリアセテート（TAC）、セルロースアセテートプロピオネート（CAP）等からなるフィルム等が挙げられる。これらのフィルムは公知の

10

20

30

40

50

表面処理、表面コートを行うことができる。例えば酸化ケイ素と酸化アルミニウムの共蒸着膜や、大気圧プラズマ法による酸化ケイ素と酸化アルミニウムなどの金属酸化物の混合膜あるいは多層複合膜を、ガスバリア層として形成させても良い。またアルミニウムなどの金属薄膜を蒸着したフィルム等をラミネートして複合フィルムを用いてもよいし、フィルム中に金属酸化物微粒子を含有させてもよい。このように、プラスチックフィルムを用いることで、ガラス基板を用いる場合に比べて軽量化を図ることができ、可搬性を高めることができるとともに、衝撃に対する耐性を向上できる。

【0044】＜保護膜＞大気中の酸素、水分などによって寿命が低下するのを抑止するため、有機半導体層は、保護膜により分離されていることが好ましい。保護膜としては、PVA、エチレンービニルアルコール共重合体などのガスバリア性フィルムや、公知の金属酸化物、金属窒化物を用いることができる。金属酸化物、金属窒化物としては、酸化ケイ素、酸化アルミニウム、酸化タンタル、酸化チタン、窒化ケイ素、窒化アルミニウムなどを好適に用いることができる。上記保護膜の形成方法としては、真空蒸着法、分子線エピタキシャル成長法、イオンクラスタービーム法、低エネルギーイオンビーム法、イオンプレーティング法、CVD法、スパッタリング法、大気圧プラズマ法などのドライプロセスや、スプレーコート法、スピコート法、ブレードコート法、ディップコート法、キャスト法、ロールコート法、バーコート法、ダイコート法などの塗布による方法、印刷やインクジェットなどのバタニングによる方法などのウェットプロセスが挙げられ、材料に応じて使用できる。これらのうち好ましいのは、前述した大気圧プラズマ法である。無機酸化物皮膜と有機酸化物皮膜は積層して併用することができる。またこれら絶縁膜の膜厚としては、一般に50nm～3μm、好ましくは、100nm～1μmである。

【0045】＜ディスプレイパネル＞こうした有機半導体材料の特性を生かし、ディスプレイ素子として形成した応用例を以下に説明する。図2はディスプレイパネルの全体の構成を示したブロック図である。

【0046】ディスプレイ装置の表示パネル100上でマトリクス状に配置された各画素は電荷を蓄積し液晶等に電界を与える平板電極1（図中の表示画素部）を有している。またこの平板電極1へ電流のON、OFFをスイッチングするトランジスタ部分（TFT駆動部2）とコンデンサ3が各平板電極1に対して配置される。コンデンサ3は対応する平板電極1の電界を維持するべく、所定のタイミングで電荷を蓄積し維持する。これらの各平板電極1での液晶の駆動制御は前記TFT駆動部2により実行されるが、これは垂直駆動回路6により制御される該画素に対応する電力供給線（ソースライン4）および水平駆動回路7により制御される該画素に対応する制御信号

線（ゲートライン5）によりコントロールされる。

【0047】パネル100上には互いに平行な複数のソースライン4および互いに並行な複数のゲートライン5が交差する形に配置されている。前記水平駆動回路7、前記垂直駆動回路6は要求される画像信号に応じて制御回路8により制御される。メモリ9は前記要求される画像信号、例えば1画面分以上の画像データを保持するためのバッファメモリであり、制御回路8は要求される画像信号を該メモリ9から読み出す。図3に示すように液晶等の表示材料11は該平板電極1およびその上方に配置された表面電極10により挟まれた形で封止されている。表示材料11は液晶以外にも有機EL、電気泳動などを利用した素子等を用いることができる。そして前記TFT駆動部2の制御に応じて表示画素部の表示材料11に電界が加わり、画素単位に表示がコントロールされる。

【0048】なおここではディスプレイとしての機能を満たすために前記表面電極10は光透過性を有しており、具体的には透明導電膜を用いている。透明導電膜は、例えばインジウムチンオキシド（ITO）、SnO<sub>2</sub>、ZnOなどの導電性透明材料を用いて形成される。この透明電極膜の形成では、蒸着やスパッタリング等の方法を用いて薄膜を形成できる。この透明導電膜は透過率を10%より大きくすることが望ましく、またシート抵抗は数百Ω/□以下が好ましい。膜厚は材料にもよるが、10nm以上の厚みで形成される。膜厚が薄い場合には透明電極がアイランド状になってしまうからである。以上の透明導電膜は前記平板電極1の形成にも適用可能であり、この場合フォトリソグラフィ法で所望の形状のパターンを形成してもよく、あるいは上記電極物質の蒸着やスパッタリング時に所望の形状のマスクを介してパターンを形成してもよい。また前記表面電極10のさらに上方には所定の透明保護層を設けることも可能であり、例えば反射防止層等の機能膜を形成可能である。

【0049】図2における各画素の等価回路は図4の通りである。Sはソース電極、Dはドレイン電極、Gはゲート電極を意味し、S、D、GでTFT駆動部2を構成する。Csは液晶その他表示媒体に印加する電界を保持するためのコンデンサ（キャパシタ）である。なお上記ソース電極Sにはソース電圧V<sub>S</sub>、上記ゲート電極Gにはゲート電極V<sub>G</sub>が印加される。

【0050】各部材の配置（レイアウト）次に本発明における各部材の具体的な配置を説明する。各画素単位で見たときには構成部材は図5のように配置される。図5は図2のラインXにおける断面図に概略対応している。前記各平板電極（1、1'、1''）は第1の支持体12上に等間隔に配置されている。第1の支持体12はフレキシブルな樹脂製シートで構成され、例えばプラスチックフィルムをシートとして用いることができる。前記プ

ラスチックフィルムとしては、例えばポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルスルホン（PES）、ポリエーテルイミド、ポリエーテルエーテルケトン、ポリフェニレンスルフィド、ポリアリレート、ポリイミド、ポリカーボネート（PC）、セルローストリアセテート（TAC）、セルロースアセテートプロピオネート（CAP）等からなるフィルム等が挙げられる。このように、プラスチックフィルムを用いることで、ガラス基板を用いる場合に比べて軽量化を図ることができ、可搬性を高めることができる。また、衝撃に対する耐性を向上できる。

【0051】更にこれらのプラスチックフィルムには、トリオクチルホスフェートやジブチルフタレート等の可塑剤を添加してもよく、ベンゾトリアゾール系やベンゾフェノン系等の公知の紫外線吸収剤を添加してもよい。また、テトラエトキシシラン等の無機高分子の原料を添加し、化学触媒や熱、光等のエネルギーを付与することにより高分子量化する、いわゆる有機-無機ポリマーハイブリッド法を適用して作製した樹脂を原料として用いることもできる。

【0052】各平板電極（1、1'、1''）と各ソースライン（4、4'、4''）は所定の間隔を置いて並置される。これらの平板電極端部と対応するソースライン（4、4'、4''）間をまたがるように有機半導体部（13、13'、13''）が配置される（図1(a)(b)と同様）。

【0053】この有機半導体部（13、13'、13''）の上にはさらに絶縁層14（絶縁膜）が配置されている。絶縁層14はSiO<sub>2</sub>、TiO<sub>2</sub>等の絶縁膜を用いることができる。例えばSiO<sub>2</sub>、TiO<sub>2</sub>によって絶縁層を形成する場合は大気圧下でのプラズマ処理による膜形成が可能である。この方法では非常に均一な絶縁膜を形成することが可能であり、本発明のパターニングにおいて有機半導体部（13、13'、13''）のコントロールにも有効である。

【0054】この絶縁層14は前記有機半導体部（13、13'、13''）のパターン上でソースライン（4、4'、4''）から前記平板電極（1、1'、1''）への電流経路、および次の工程において配置されるゲートライン5に対し、ソースライン（4、4'、4''）を絶縁する位置に形成される。

【0055】上記の方法により絶縁層14を第1の支持体12の全面に渡って形成する場合には、絶縁層14の形成位置を有機半導体部（13、13'、13''）やゲートライン5とソースライン（4、4'、4''）の交差部に応じてコントロールする必要がなくなる。また製造工程におけるラインスピードの向上により大面積のパネルであっても短時間で絶縁層の形成が可能となる。

【0056】一方、有機半導体部（13、13'、1

3''）やゲートライン5とソースライン（4、4'、4''）の交差部に対して、絶縁層14を画素毎に形成することも可能である。形成方法としてはインクジェット方式等の方法がある。本発明のパターニングでは絶縁膜14は有機半導体部（13、13'、13''）やゲートライン5とソースライン（4、4'、4''）の交差部の両者にまたがるように広目に塗布すれば良い。この場合支持体の全面に絶縁膜を形成するより処理速度は制限されるが、低い精度のパターニングでもスイッチング動作を確保しながら、原料コストを低減可能である。

【0057】絶縁層14を第1の支持体12の全面に設ける場合、部分的に設ける場合、いずれの場合にも有機半導体部（13、13'、13''）を被覆する絶縁層14およびゲートライン5とソースライン（4、4'、4''）の交差部を被覆する1層の絶縁層14で兼用することにより絶縁層の形成工程をシンプルにすることができる。

【0058】絶縁層14のさらに上方にはゲートライン5が前記ソースライン（4、4'、4''）と直交し、かつ前記有機半導体部（13、13'、13''）の上方に位置するように配置されている（図7にて後述する）。該当する画素のゲートライン5の上方には表示材料11

（液晶等）を介して、第2の支持体が配置されている。この第2の支持体は導電性を有しており、前記第1の支持体12上の平板電極（1、1'、1''）に対する対向電極となる。ここでは第2の支持体の一方の面に導電膜10（透明導電膜が好ましい）が形成されている。この導電膜10は少なくとも前記各画素の平板電極（1、1'、1''）に対向する位置に設けられれば良いが、第2の支持体の全面を導電膜で被覆し、これを接地することで容易に前記平板電極（1、1'、1''）に対する対向電極とすることができる。

【0059】＜キャパシタ構造＞前記第1の支持体12上の平板電極1と対向する支持体上の導電膜10間の距離が小さければ、封入する表示素材の誘電率の制御によっては、平板電極1と対向電極の間でキャパシタ構造を形成し、電界を保持することが可能である。

【0060】一方、前記第1の支持体12上の平板電極1と対向する支持体上の導電膜10間の距離が大きい場合、図6(A)に示すように第1の支持体12上に前記平板電極1を各画素毎に設ける前に以下の処理を加えることが好ましい。

（1）第1の支持体12上の全面に導電膜10を形成する。これはスパッタリング等で一様に金属を蒸着することで形成可能である。

（2）さらにその上を全面絶縁膜17で被覆する。これは常圧での塗布あるいは前述のプラズマ処理が適用可能であり、膜厚をミクロン（またはサブミクロン）単位でコントロールして絶縁膜16を形成することも可能である。

【0061】上記の処理によって、その後この第1の支

持体12上に平板電極1を形成した時に予め形成された導電膜16と平板電極1でキャパシタ構造を構成せしめ、電界を強く保持することが可能となる(表示材料11に作用する電界強度を高くすることができる)。なおここで上記導電膜16は接地されている(図6(B))。なお上述の例では導電膜16を第1の支持体12の全面に形成したが、前記平板電極1と対向するように複数の導電性のアースラインを配置することにより、このアースラインと平板電極1間でキャパシタ構造を形成できる。なおアースラインは上記導電膜16と同様接地されている。

【0062】以上の導電膜16の形成工程で一部にスパッタリングを使用したとしても、フォトリソグラフ、現像処理、等のパターニングは不要であり、比較的低コストで上述のキャパシタ構造を形成することが可能である。

【0063】＜パターニングのプロセス＞図7-A～Dは第1の支持体12に対する素材の形成プロセスの模式図である。ここでは1画面について説明する。

【0064】まず予め第1の支持体12上に複数のソースライン4および複数の平板電極1が形成される(図7-A)。形成方法は周知の金属薄膜形成法が適用可能である(スパッタリング、導電性材料の転写等)がここではスパッタリングによりソースライン4および平板電極1を形成している。

【0065】次に各平板電極1とソースライン4をまたぐように有機半導体材料の溶液または分散液を用いてパターニングする(図7-B)。パターニングの対象となるこれら有機材料は流動性が高いことからパターニングにはインクジェット方式によるドット形成を用いている。有機半導体材料のパターン13は任意の形状でよく、ここではパターン13はソースライン4と平板電極1の間に配置されるものとして概念的に示されている。もちろんこのパターニングはマスキングした上で塗布、乾燥することによっても実現することができる。マスキングには電子写真法など周知の方法が使用できる。こうしたパターニング法であれば従来のSi半導体のように蒸着やエッチングを繰り返す必要もなく、常圧環境にて半導体層を形成することができる。

【0066】こうして形成された有機半導体部13は平板電極1の一部とソースライン4の間で両者を連結するように配置されることになる。ここでは平板電極端部とソースライン4の一部を覆うように有機半導体材料をドット形成している。すなわち単一の半導体材料のみで平板電極1の一部とソースライン4が連続的に連結されている。また直接連結せず、有機半導体13と平板電極の間、もしくは有機半導体部13とソースライン4の間には電気的接合を補うために任意の電極を挿入しても良い。

【0067】次に図7-Bで形成された前記有機半導体部

13のパターンの上にSiO<sub>2</sub>の絶縁膜14を形成する(図7-C)。ここでこの絶縁膜14はパネル100の表面全体を被覆しており、前記有機半導体パターン上においてソースライン4から前記平板電極1への電流経路および次の工程において配置されるゲートライン5に対し、ソースライン4を絶縁する位置(ソースライン4とゲートライン5が交わる位置)の両方を被覆している。

【0068】上記絶縁膜の形成は、SiO<sub>2</sub>層形成用の混合ガスを用い、大気圧下でのプラズマ製膜処理により形成している。このように絶縁膜14が第1の支持体12の全面に渡って形成されているため、絶縁膜14の形成位置を有機半導体部13やゲートライン5とソースライン4の交差部に応じてコントロールする必要がなくなる。大気圧下での処理であることからコンベア方式での生産が可能であり、ラインスピードの向上により大面積のパネルであっても短時間で絶縁膜14の形成が可能となる。

【0069】次に図7-Dに示すように形成された絶縁膜14の上から前記有機半導体部13を覆うようにゲートライン5をソースライン4と交差させて(ここでは直交して)形成する。このパターンの形成は導電性材料を塗布あるいは転写によって形成する方法やインクジェットのドット形成を連続的に行う方法等により形成可能である。図のように本態様ではゲートライン5は分岐せず、有機半導体部13に交差しそのまま有機半導体部13に作用するゲート電極をも兼ねた信号線となっている。

【0070】上記のパターニングのプロセスでは前記絶縁膜14をSiO<sub>2</sub>により形成しているが、該絶縁膜14をTiO<sub>2</sub>により形成しても良い(図7-Cの工程)。この態様において絶縁膜14はTiO<sub>2</sub>層形成用の混合ガスを用い、大気圧下でのプラズマ製膜処理により形成している。以上の絶縁膜14以外の他の構成は同じである。これによってTiO<sub>2</sub>からなる絶縁膜はパネル100の表面全体を被覆し、前記有機半導体パターン上においてソースライン4から前記平板電極1への電流経路および次の工程において配置されるゲートライン5に対し、ソースライン4を絶縁する位置(ソースライン4とゲートライン5が交わる位置)の両方を被覆する。

【0071】なおさらに表示材料11(液晶等)を封入する場合は以下のようにする。第2の支持体に対向電極を形成し、その表面に導電性を付与する。これは少なくとも前記第1の支持体12上の前記複数の平板電極1に対向する位置に導電膜10が形成されていれば良い。ここでは第2の支持体の全面に透明導電膜10を形成する。導電膜10が形成された第2の支持体は第1の支持体12に対して、第3の支持体側に配置することもできる(図8の(A))、これに限らず第2の支持体を第1の支持体12に対して第3の支持体と反対側に配置することもできる(図8の(B))。

【0072】前者の場合は所定の間隙を保持した前記第3の支持体と前記第2の支持体の間に表示材料11を充填

し、封止する。一方、後者の場合は所定の間隙を保持した前記第1の支持体12と前記第2の支持体の間に表示材料11を充填し、封止すれば良い。

【0073】＜実施例＞上記に基づく幾つかの実施態様について以下に説明する。大気圧プラズマ法による絶縁膜形成の詳細は以下の通りである。

【0074】〔処理例〕

《反応性ガス》プラズマ処理に用いる混合ガス（反応性ガス）の組成を以下に記す。

（SiO<sub>2</sub>層形成用）

不活性ガス：アルゴン98.25体積%

反応性ガス1：水素ガス1.5体積%

反応性ガス2：テトラメトキシシラン蒸気（アルゴンガスにてバブリング）0.25体積%

（TiO<sub>2</sub>層形成用）

不活性ガス：アルゴン98.9体積%

反応性ガス1：水素ガス0.8体積%

反応性ガス2：テトライソプロポキシチタン蒸気（150℃に加熱した液体にアルゴンガスをバブリング）0.3体積%

【0075】基材フィルム8のハードコート層の上に、上記反応性ガス、上記放電条件により、連続的に大気圧プラズマ処理して、100nmの薄膜を設ける。

【0076】《放電条件》放電出力は10W/cm<sup>2</sup>とする。

《電極条件》ロール電極は、冷却水による冷却手段を有するステンレス製ジャケットロール母材に対して、セラミック溶射によりアルミナを1mm被覆し、その後、テトラメトキシシランを酢酸エチルで希釈した溶液を塗布乾燥後、紫外線照射により硬化させ封孔処理を行い、表面を平滑にしてRmax5μmとした誘電体（比誘電率10）を有するロール電極であり、アースされている。一方、印加電極としては、中空の角型のステンレスパイプに対し、上記同様の誘電体を同条件にて被覆している。

【0077】以下に作成した有機薄膜トランジスタ素子

リーク電流 (nA)      ブレークダウン電圧 (V)      on/off比

実施例A	-0.2	-150	10000
実施例B	-0.1	-170	15000
比較例1	-10	-80	5000

【0082】＜実施例C＞図1(b)に示す有機薄膜トランジスタ素子を以下のように作成した。150μm厚のPETフィルム上にAlの蒸着膜を形成し、フォトリソ法により幅30μmのゲート電極を形成し、その上に、実施例1と同様に厚さ200nmの酸化ケイ素膜を形成した。さらに30ÅのCr薄膜と500ÅのAu薄膜を順次蒸着した後、フォトリソ法によりそれぞれソース、ドレイン電極を形成した。チャンネルの長さは20μmとした。さらに、良く精製したregioregular-ポリ(3-

について説明する。

＜実施例A＞図1(a)に示す有機薄膜トランジスタ素子を以下のように作成した。150μm厚のポリイミドフィルム上に、500ÅのAu薄膜を蒸着しフォトリソ法によりそれぞれソース、ドレイン電極を形成した。チャンネルの長さは20μmとした。さらに、良く精製したregioregular-ポリ(3-ヘキシルチオフェン)のクロロホルム溶液をピエゾ方式のインクジェットを用いて突出し、ソース、ドレイン電極間に溶液を滴した。溶媒であるクロロホルムを乾燥後、100℃で5分間熱処理し、24時間真空中で放置した。このとき、ポリ(3-ヘキシルチオフェン)膜の厚さは約50nmであった。アンモニアガス雰囲気下に室温で5時間暴露した後、ソース電極、ドレイン電極、およびポリ(3-ヘキシルチオフェン)膜の上に、上述の大気圧プラズマ法により、厚さ200nmの酸化ケイ素膜をゲート絶縁膜として形成した。ポリ(3-ヘキシルチオフェン)膜に対し密着性の良好で、緻密な膜が得られた。次に、フォトリソ法により幅30μmのゲート電極を形成した。

【0078】＜実施例B＞実施例Aのゲート絶縁膜を酸化ケイ素膜に代えて上述の大気圧プラズマ法による、厚さ200μmの酸化チタン膜とした以外は、実施例Aと全く同様に素子を作成した。

【0079】＜比較例1＞スパッタ法により酸化ケイ素膜を形成する以外は実施例Aと全く同様に素子を作成した。

【0080】（比較結果）図10に示すトランジスタ特性評価系により、両者のトランジスタ特性を測定したところ、以下の結果を得た。リーク電流はソース、ゲート間の電圧が-30Vの時のゲート絶縁膜におけるリーク電流値を、ブレークダウン電圧はゲート絶縁膜が絶縁破壊を起こす電圧値を、on/off比はソース、ドレイン間の電圧を-30Vとし、ゲート電圧を-30Vおよび+30Vとしたときの電流値の比を示す。いずれの実施例もpチャンネルFETの良好な動作特性を示している。

【0081】

ヘキシルチオフェン)のクロロホルム溶液をピエゾ方式のインクジェットを用いて突出し、ソース、ドレイン電極間に溶液を滴した。溶媒であるクロロホルムを乾燥後、100℃で5分間熱処理し、24時間真空中で放置した。このとき、ポリ(3-ヘキシルチオフェン)膜の厚さは約100nmであった。さらにアンモニアガス雰囲気下に室温で5時間暴露した後、蒸着により厚さ500nmの酸化ケイ素被膜を製膜することで、本トランジスタ素子を封止した。

【0083】＜実施例D＞実施例Cのゲート絶縁膜の酸化ケイ素膜に替え、厚さ200nmの酸化チタン薄膜にする以外は実施例Cと全く同様に素子を作成した。

【0084】＜比較例2＞スパッタ法により酸化ケイ素膜を形成する以外は実施例Cと全く同様に素子を作成した。

【0085】（比較結果）実施例Aと同様に図10に示

リーク電流 (nA)      ブレークダウン電圧 (V)      on/off比

実施例C	-0.3	-140	2000
0			
実施例D	-0.1	-150	3000
0			
比較例2	-50	-70	3000

【0087】このように大気圧プラズマ法で形成された絶縁膜は、緻密で欠陥が少なく、良好な電界効果が得られる。これにより、リーク電流の低減、オンオフ比の向上、ゲート電圧の低減が可能となり、ゲート絶縁性の良好な薄膜トランジスタの性能を得ることができ、また絶縁耐性を向上させることができる。

【0088】従って本発明によれば、大気圧下でプラズマ処理によって形成された絶縁膜と有機半導体材料との組合せによって、これまでの絶縁膜と有機半導体材料との組み合わせより、優れた効果が得られることがわかった。大気圧環境下での成膜が可能であり、ポリマー支持体などのフレキシブルベースへの加工に適しており、有機FETの製造コストを大幅に低減することができる。

【0089】

【発明の効果】以上のことから本発明によれば、有機半導体が薄膜TFT内の活性半導体層として使用される際のデバイスのオン/オフ比やリーク電流、等の特性が向上する。さらに絶縁膜の形成に真空工程を必要としないことから製造コストの低減、製造プロセスの簡略化を実現するものである。製造コストを大幅に低減できる。

【図面の簡単な説明】

【図1】本発明の有機半導体素子の構成を示す概略図である。

【図2】本発明のディスプレイパネルの全体の構成を示したブロック図である。

【図3】図2における各画素の断面を示す概略図である。

【図4】各画素の等価回路を示す図である。

【図5】本発明における各部材の具体的な配置を示した

すトランジスタ特性評価系により、両者のトランジスタ特性を大気圧中で測定した。すなわちリーク電流はソース、ドレイン間の電圧が-30Vの時の電流値を、On/off比はソース、ドレイン間の電圧を-30Vとし、ゲート電圧を-30Vおよび0Vとしたときの電流値の比を示す。両者の比較結果を以下に示す。

【0086】

めの図であり、図2のラインXにおける断面図に対応する図である。

【図6】本発明の各画素におけるキャパシタ構造を示す図である。

【図7】本発明における各素材のバターニングを示す図である。

【図8】本発明において表示材料を封入する場合を示す図である。

【図9】従来のSi半導体を用いたTFT素子をディスプレイパネル基板上に形成した様子を示す図である。

【図10】本発明の素子の評価系を示す図である。

【図11】本発明における大気圧プラズマ成膜処理を行う装置を示す図である。

【符号の説明】

1：表示画素部（平板電極）

2：TFT駆動部

3：コンデンサ

4：ソースライン

5：ゲートライン

6：垂直駆動回路

7：水平駆動回路

10：導電膜

11：表示材料

12：支持体

13：有機半導体部

14：絶縁層（絶縁膜）

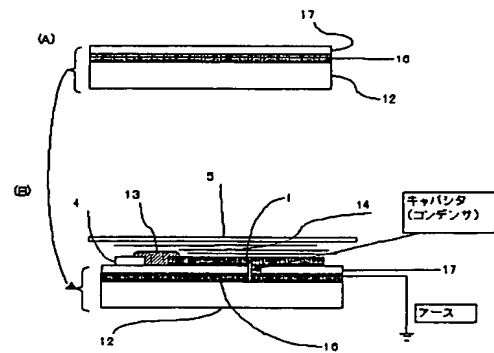
16：導電膜

17：絶縁層（絶縁膜）

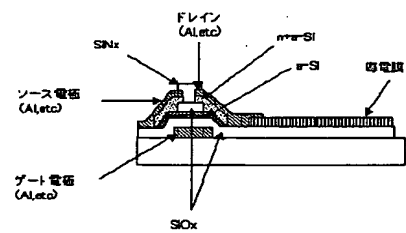
【図3】



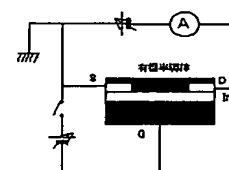
【図 6】



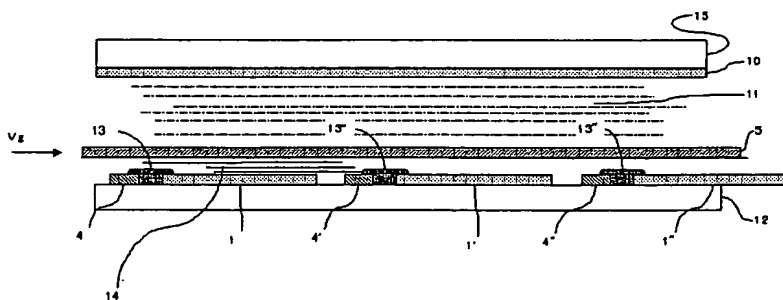
【図9】



【図 10】

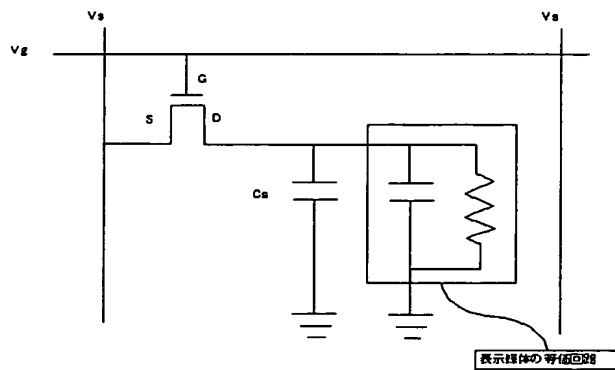


【図 5】

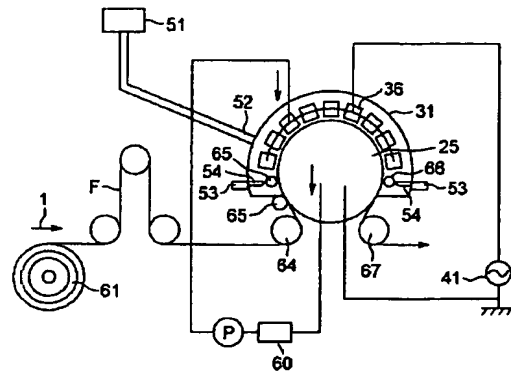




【図4】

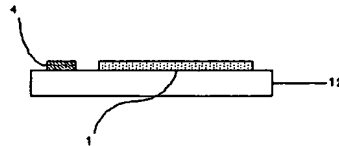
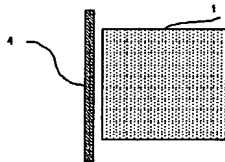


【図11】

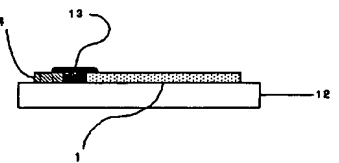
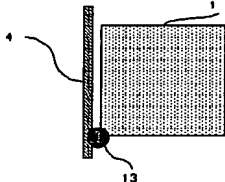


【図7】

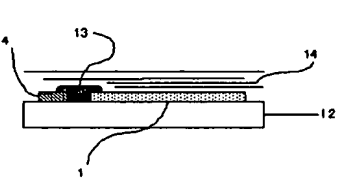
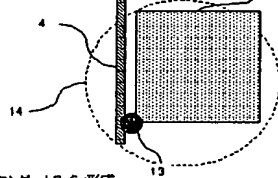
(A) Sライン、表示電極形成



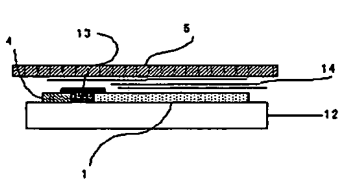
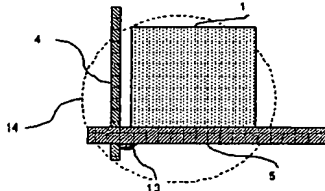
(B) 有機半導体層形成



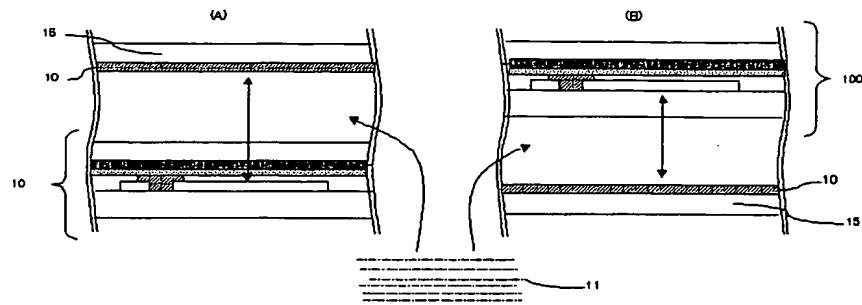
(C) 絶縁層形成



(D) ゲートライン形成



【図 8】



フロントページの続き

(72)発明者 山本 直人  
東京都八王子市石川町2970番地コニカ株式  
会社内

Fターム(参考) 5F058 BA20 BB07 BB10 BC02 BC03  
BF03 BF23 BJ04  
5F110 AA05 AA16 AA30 BB01 CC01  
CC03 CC05 CC07 DD01 EE02  
EE04 FF01 FF02 FF03 FF30  
GG05 GG24 GG42 GG43 GG44  
HK01 HK02 HK03 HK04 HK07  
HK32 HK33 NN22 NN23 NN24  
NN27 NN34 NN35 NN36

## \* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

## [Claim(s)]

- [Claim 1] The organic-semiconductor component characterized by being the insulator layer in which said insulator layer was formed of the plasma treatment under atmospheric pressure while having the organic-semiconductor section which connects a source electrode, a drain electrode, said source electrode, and said drain electrode, a gate electrode, and the insulator layer arranged said organic-semiconductor section and gate inter-electrode.
- [Claim 2] Said organic-semiconductor component according to claim 1 characterized by said insulator layer consisting of an oxide or a nitride.
- [Claim 3] Said insulator layer is said organic-semiconductor component according to claim 2 characterized by consisting of silicon oxide, an aluminum oxide, tantalum oxide, or titanium oxide.
- [Claim 4] Said insulator layer is said organic-semiconductor component according to claim 2 characterized by consisting of silicon nitride.
- [Claim 5] Said organic-semiconductor component according to claim 1 to 4 characterized by the organic-semiconductor ingredient which forms said organic-semiconductor section being pi conjugated-system high molecular compound.
- [Claim 6] Said base material is said organic-semiconductor component according to claim 1 to 5 characterized by being a sheet made of resin.
- [Claim 7] Said base material is said organic-semiconductor component according to claim 6 characterized by being a plastic film.
- [Claim 8] Said base material is said organic-semiconductor component according to claim 1 to 7 characterized by being a polymer base material.
- [Claim 9] Said organic-semiconductor component according to claim 1 to 8 characterized by arranging said organic-semiconductor section, said insulator layer, and said gate electrode in this sequence on said base material.
- [Claim 10] Said organic-semiconductor component according to claim 1 to 9 characterized by arranging said gate electrode, said insulator layer, and said organic-semiconductor section in this sequence on said base material.
- [Claim 11] Said organic-semiconductor component is said organic-semiconductor component according to claim 1 to 10 characterized by being a transistor.
- [Claim 12] The manufacture approach of the organic-semiconductor component which is the manufacture approach of an organic-semiconductor component and is characterized by forming the insulator layer arranged in a source electrode and drain inter-electrode said organic-semiconductor section and gate inter-electrode while arranging the organic-semiconductor section by the plasma treatment under atmospheric pressure.
- [Claim 13] Said insulator layer is the manufacture approach of said organic-semiconductor component according to claim 12 characterized by being formed by discharging under atmospheric pressure or the pressure near the atmospheric pressure, and carrying out plasma excitation of the reactant gas.
- [Claim 14] The manufacture approach of said claim 12 characterized by arranging the electric field effect barrier layer by the organic-semiconductor ingredient as a channel between [ after forming said source electrode and said drain electrode on a base material ] two electrodes, and arranging said insulator layer and a gate electrode on this barrier layer, and said organic-semiconductor component according to claim 13.
- [Claim 15] The manufacture approach of said organic-semiconductor component according to claim 12 to 14 characterized by forming said insulator layer after forming said gate electrode on a base material, and forming the electric field effect barrier layer which consists of said source electrode, a drain electrode, and the organic-semiconductor ingredient as a channel on this insulator layer.
- [Claim 16] The manufacture approach of said organic-semiconductor component according to claim 12 to 15 characterized by said insulator layer consisting of an oxide or a nitride.
- [Claim 17] Said insulator layer is the manufacture approach of said organic-semiconductor component according to claim 16 characterized by consisting of silicon oxide, an aluminum oxide, tantalum oxide, or titanium oxide.
- [Claim 18] Said insulator layer is the manufacture approach of said organic-semiconductor component according to claim 16 characterized by consisting of silicon nitride.
- [Claim 19] The manufacture approach of said organic-semiconductor component according to claim 12 to 18 characterized by an organic-semiconductor ingredient being pi conjugated-system high molecular compound.
- [Claim 20] Said base material is the manufacture approach of said organic-semiconductor component according to claim 12 to 20 characterized by being a sheet made of resin.
- [Claim 21] Said base material is the manufacture approach of said organic-semiconductor component according to claim 20 characterized by being a plastic film.
- [Claim 22] Said base material is the manufacture approach of said organic-semiconductor component according to claim 12 to 21 characterized by being a polymer base material.
- [Claim 23] The manufacture approach of said organic-semiconductor component according to claim 12 to 22 characterized by having the process which furthermore forms said source electrode and a drain electrode on said base material, a source electrode, the process which arranges said organic-semiconductor section to drain inter-electrode, said source electrode, said drain electrode, the process that forms said insulator layer by the plasma treatment under said atmospheric pressure on said organic-semiconductor section, and the process which forms a gate electrode on said insulator layer.
- [Claim 24] Said organic-semiconductor component is the manufacture approach of said organic-semiconductor component according to claim 12 to 23 characterized by being a transistor.
- [Claim 25] The display panel by which two or more arrangement of said claim 1 thru/or the organic-semiconductor component of 11

was carried out.

---

[Translation done.]

## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DETAILED DESCRIPTION

## [Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the organic thin film transistor containing the barrier layer of an organic semiconductor, and its manufacture approach. It is related with the organic thin film transistor which can be formed on the flexible substrate especially using a polymer ingredient, and its manufacture approach.

[0002]

[Description of the Prior Art] The needs to a flat-panel display are increasing as a display for computers with the spread of information terminals. furthermore, the opportunity for the information currently conventionally offered by the paper medium to be electronized and offered increases with progress of computerization, and it is thin, and light – the needs for an electronic paper or a digital paper are also increasing easily as a display medium for mobile which can be carried.

[0003] The display medium is formed using the component which generally used liquid crystal, organic electroluminescence, electrophoresis, etc. in the display unit of a plate mold. Moreover, by such display medium, in order to secure the homogeneity of screen intensity, a screen rewriting rate, etc., the technique of using an active driver element (TFT component) as an image driver element is in use. For example, on the usual computer display, these TFT(s) component is formed on a glass substrate, and liquid crystal, organic electroluminescence, etc. are closed. semi-conductors, such as a-Si (amorphous silicon) and p-Si (polish recon), can mainly be used for a TFT component here, a metal membrane the need – responding – also multilayers these Si semi-conductors, and a TFT component is manufactured by carrying out sequential formation of the source, a drain, and the gate electrode on a substrate. The manufacture process of sputtering and other vacuum systems is usually needed for manufacture of such a TFT component.

[0004] On the other hand, the organic material is examined in order to use it as an activity semi-conductor layer in a thin film transistor (TFT) recently. Since an organic material is easy to process it and the plastic plate and compatibility in which TFT is generally formed are high, the utilization as an activity semi-conductor layer in a thin film device is expected. Therefore, examination is advanced as the device of a large area, especially an active driver element of a display by low cost (for example, the following patent reference 1 and 2). In order to use an organic semiconductor as an activity semi-conductor layer in a thin film TFT, ON/OFF ratio of the device obtained as a result, leakage current, the driver voltage of the gate, and the dielectric strength of gate dielectric film must fully be fulfilled.

[0005]

[Patent reference 1] JP,10-190001,A [the patent reference 2] JP,2000-307172,A [0006]

[Problem(s) to be Solved by the Invention] however, the manufacture process of the vacuum system which contains a vacuum chamber in manufacture of such a TFT component – repeatedly – repeating – each class – not forming – it did not obtain but equipment cost and a running cost became very huge. For example, it is necessary to repeat repeatedly processes, such as vacuum deposition, a dope, photograph RISOGURAFU, and development, and the component is usually formed on a substrate through dozens process for formation of each layer with the TFT component as shown in drawing 9. The laminating of two or more kinds of semi-conductor layers, such as p mold and n mold, is carried out also about the semi-conductor part used as the important point of switching operation.

[0007] Modification of a facility – by the manufacture approach with such a conventional Si semi-conductor, the large design change of manufacturing installations, such as a vacuum chamber, is needed to the needs of enlargement of a display screen – is not easy. Moreover, also as for the gate dielectric film of a transistor, it was common to have been formed with the oxide thin film by dry processes, such as silicon oxide film by thermal oxidation of a silicon substrate and a spatter, and also when an organic material was used as an activity semi-conductor layer in TFT, it could not but depend for formation of an insulator layer on the conventional technique.

[0008] However, in order to use an organic semiconductor as an activity semi-conductor layer in a thin film TFT, the driver voltage of ON/OFF ratio of the device obtained as a result, leakage current, and the gate must fully be filled. About the concrete technique for realizing such a property, it was not fully found out until now. The object of this invention raises the property of an organic-semiconductor component, and realizes reduction of a manufacturing cost, and simplification of a manufacture process.

[0009]

[Means for Solving the Problem] The above-mentioned object of this invention was attained by each following configuration.

- (1) The organic-semiconductor component characterized by being the insulator layer in which said insulator layer was formed of the plasma treatment under atmospheric pressure while having the organic-semiconductor section which connects a source electrode, a drain electrode, said source electrode, and said drain electrode, a gate electrode, and the insulator layer arranged said organic-semiconductor section and gate inter-electrode.
- (2) The manufacture approach of the organic-semiconductor component characterized by forming the insulator layer arranged in a source electrode and drain inter-electrode said organic-semiconductor section and gate inter-electrode while arranging the organic-semiconductor section by the plasma treatment under atmospheric pressure.

[0010]

[Embodiment of the Invention] The gestalt of the implementation of this invention to the following is explained to a detail. By combining a gate electrode with the source section and the drain section, a channel is formed and ON of the current between the source and a drain and OFF are controlled by Si semiconductor material used for the usual switching element. However, with the usual semiconductor material, a facility of a spatter, vacuum deposition, etc. is needed as mentioned above. On the other hand, the configuration of the component of this invention is arranged as shown in drawing 1. That is, it consists of the barrier layer P by the gate electrode G, gate-dielectric-film I, and the organic semiconductor, the source electrode S, and the drain electrode D. The channel

according [ drawing 1 (a), (b), and (c) ] to an organic-semiconductor layer (organic-semiconductor section) to a base material top, An organic-semiconductor layer (a) in the example which gate dielectric film and a gate electrode are arranged in this sequence, and has been arranged above the organic-semiconductor layer (organic-semiconductor section) which serves as a channel in a gate electrode on a base material A source electrode, An organic-semiconductor layer the example which has been arranged between drain electrodes and has connected these, and (b) A source electrode, The organic-semiconductor layer of the example which has been arranged ranging over the drain electrode upper part so that it may cover, and has connected these, and (c) is the example which has been arranged ranging over a source electrode and the drain electrode lower part, and has connected these. Drawing 1 (d), (e), and (f) are examples which the channel by the organic-semiconductor layer (organic-semiconductor section), gate dielectric film, and a gate electrode are arranged in this sequence on the base material, and have arranged the organic-semiconductor layer (organic-semiconductor section) which serves as a channel on a base material above a gate electrode. (d) in arrangement of the organic-semiconductor layer to a source electrode and a drain electrode, (e), and (f) Arrangement is equivalent to arrangement of the above (a), (b), and (c), respectively. As for (a), an organic-semiconductor layer is arranged between a source electrode and a drain electrode. The organic-semiconductor layer of the example which the example which has connected these, and (b) have been arranged so that an organic-semiconductor layer may cover ranging over a source electrode and the drain electrode upper part, and has connected these, and (c) is the example which has been arranged ranging over a source electrode and the drain electrode lower part, and has connected these. On the other hand, although what shows special behavior is found in the organic material, especially the organic-semiconductor ingredient, the configuration same as a configuration of a component can be taken.

[0011] It is in the situation which is hard to be referred to as that sufficient mounting method is acquired to the component made from such an organic-semiconductor ingredient when it comes to mounting of the component which suited such a raw material, and the application to a display panel. The configuration of each part material, construction material, and a process are explained below.

[0012] pi conjugated-system high molecular compound is desirable as an organic-semiconductor ingredient which forms the organic-semiconductor layer used as the channel of <organic-semiconductor layer> this invention. For example, polypyrrole, Pori (N-permutation pyrrole), Pori (3-permutation pyrrole), Polypyrrole, such as Pori (3, 4-2 permutation pyrrole), the poly thiophene, Pori (3-permutation thiophene), Pori (3, 4-2 permutation thiophene), PORISO thianaphthenes, such as the poly thiophenes, such as poly benzothiophene, and PORISO thianaphthene Pori (p-phenylenevinylene), such as the poly CHIENIREN vinylenes, such as the poly CHIENIREN vinylene, and Pori (p-phenylenevinylene) The poly aniline, Pori (N-permutation aniline), Pori (3-permutation aniline), Polyacetylenes, such as Pori aniline, such as Pori (2, 3-permutation aniline), and polyacetylene The poly azulenes, such as the poly diacetylenes, such as the poly diacetylene, and the poly azulene The poly carbazoles, such as the poly pyrenes, such as the poly pyrene, the poly carbazole, and Pori (N-permutation carbazole) Pori Fran, such as poly seleno FEN, such as poly seleno FEN, Pori Fran, and the poly benzofuran Polyyne gold [ , such as Pori (p-phenylene), such as Pori (p-phenylene), and gold / a polyyne / , ] The poly pyridazines, such as the poly pyridazine, a naphthacene, pentacene, HEKISASEN, HEPUTASEN, dibenzo pentacene, tetra-benzopentacene, A pyrene, dibenzopyrene, a chrysene, perylene, coronene, Terylene, Some carbon of the poly acenes, such as OBAREN, KUOTERIREN, and the Sircam anthracene, and the poly acenes N, the derivative (triphenodioxazine --) permuted by functional groups, such as atoms, such as S and O, and a carbonyl group The polycyclic condensation product indicated by polymers and JP,11-195790,A, such as polyvinyl carbazoles, such as TORIFENO dithia gin, HEKISASEN -6, and 15-quinone, a polyphenylene sulfide, and the poly vinylene sulfide, can be used. Moreover, oligomer, such as an alpha-sexy thiophene [ which has the same repeating unit as these polymers / which is a thiophene hexamer, for example ] alpha, omega-dihexyl-alpha-sexy thiophene, alpha, and omega-dihexyl-alpha-KINKE thiophene, alpha, and omega-screw (3-butoxy propyl)-alpha-sexy thiophene, and a styryl benzene derivative, can also be used suitably. Furthermore, metal phthalocyanines, such as a copper phthalocyanine and a fluorine permutation copper phthalocyanine given in JP,11-251601,A With naphthalene 1, 4, and 5, 8-tetracarboxylic acid diimide, N, and N'-screw (4-trifluoro methylbenzyl) naphthalene 1, 4, and 5 and 8-tetracarboxylic acid diimide - screw (1H and 1H-perfluoro-butyl), and N,N', N'-dioctyl naphthalene 1, 4, and 5, 8-tetracarboxylic acid diimide derivative, [ an N and N'-screw (1H and 1H-perfluoro-octyl), N, and ] Naphthalene tetracarboxylic acid diimide, such as naphthalene 2, 3, and 6 and 7 tetracarboxylic-acid diimide And condensed-ring tetracarboxylic acid diimide, such as anthracene tetracarboxylic acid diimide, such as anthracenes 2, 3, and 6 and 7-tetracarboxylic acid diimide Coloring matter, such as carbon nanotubes, such as C60, C70, C76, C78, C84 grade fullerene, and SWNT, merocyanine coloring matter, and hemicyanine dyes, etc. is raised.

[0013] At least one sort chosen from the group which a thiophene, vinylene, CHIENIREN vinylene, phenylenevinylene, p-phenylenes, these substitution products, or these two sorts or more are made into a repeating unit, and several n of the oligomer whose several n of this repeating unit is 4-10, or this repeating unit becomes from condensed multi-ring aromatic compounds, such as a polymer which is 20 or more, and pentacene, fullerene, condensed-ring tetracarboxylic acid diimide, and a metal phthalocyanine also among these pi conjugated-system ingredients is desirable.

[0014] Moreover, as other organic-semiconductor ingredients, organic molecule complexes, such as a tetrathiafulvalene (TTF)-tetracyano quinodimethan (TCNQ) complex, a bis-ethylene tetrathiafulvalene (BEDTTTF)-perchloric acid complex, a BEDTTTF-iodine complex, and a TCNQ-iodine complex, can also be used. Furthermore, organic and the ingredient hybrid [ inorganic ] of a publication can also be used for sigma conjugated-system polymers and JP,2000-260999,A, such as polysilane and the poly germane.

[0015] In this invention in an organic-semiconductor layer For example, an acrylic acid, an acetamide, The ingredient which has functional groups, such as a dimethylamino radical, a cyano group, a carboxyl group, and a nitro group, The ingredient used as the acceptor which receives an electron like a benzoquinone derivative, tetracyanoethylene and tetracyano quinodimethans, or those derivatives, For example, the amino group, a triphenyl radical, an alkyl group, a hydroxyl group, an alkoxy group, Permutation amines which have functional groups, such as a phenyl group, such as an ingredient and a phenylenediamine, An anthracene, a benzoanthracene, permutation benzoanthracene, a pyrene, A permutation pyrene, a carbazole and its derivative, and an ingredient that serves as tetrathiafulvalene and a donor who is an electronic donator like the derivative are made to contain, and the so-called doping processing may be performed.

[0016] Said doping means introducing into this thin film by making an electronic award nature child (bitter taste sector) or an electron-donative molecule (donor) into a dopant. Therefore, the thin film with which doping was performed is a thin film containing an aforementioned condensed multi-ring aromatic compound and an aforementioned dopant. Both an acceptor and a donor are usable as a dopant used for this invention. As this acceptor, Cl<sub>2</sub>, Br<sub>2</sub>, I<sub>2</sub>, ICl, ICl<sub>3</sub>, IBr, Lewis acid, such as halogens, such as IF, PF<sub>5</sub>, and AsF<sub>5</sub>, SbF<sub>5</sub>, BF<sub>3</sub>, BC1<sub>3</sub>, BBr<sub>3</sub>, SO<sub>3</sub>, HF, HCl, HNO<sub>3</sub>, H<sub>2</sub>S-O<sub>4</sub>, HClO<sub>4</sub>, FSO<sub>3</sub>H, Organic acids, such as proton acid, such as ClSO<sub>3</sub>H and CF<sub>3</sub>SO<sub>3</sub>H, an acetic acid, formic acid, and amino acid, FeCl<sub>3</sub>, FeOCl, TiCl<sub>4</sub>, ZrCl<sub>4</sub>, HfCl<sub>4</sub>, NbF<sub>5</sub>, NbCl<sub>5</sub>, TaCl<sub>5</sub>, MoCl<sub>5</sub>, WF<sub>5</sub>, WCl<sub>6</sub>, UF<sub>6</sub>, LnCl<sub>3</sub> (Ln=La) Electrolyte anions, such as transition-metals compounds, such as lanthanoids, such as Ce, Nd, and Pr, and Y, Cl-, Br-, I-, ClO<sub>4</sub>-, PF<sub>6</sub>-, AsF<sub>6</sub>-, SbF<sub>6</sub>-, and a sulfonic-acid anion, etc. can be mentioned. Moreover, as a donor, rare earth metals, such as alkaline earth metal, such as alkali metal, such as Li, Na, K, Rb, and Cs, and calcium, Sr, Ba, and Y, La, Ce, Pr, Nd, Sm, Eu, Gd, Tb, Dy, Ho, Er, Yb, ammonium ion, R<sub>4</sub>P<sup>+</sup>, R<sub>4</sub>As<sup>+</sup>, R<sub>3</sub>S<sup>+</sup>, acetylcholine, etc. can be raised. The thin film of an

organic semiconductor is beforehand produced as the approach of doping of these dopants, and both the approach of introducing a dopant later and the approach of introducing a dopant at the time of thin film production of an organic semiconductor are usable. The approach of liquid phase doping which the dopant of gaseous-phase doping and a solution using the dopant of a gas condition as doping of the former approach, or a liquid is contacted to this thin film, and dopes it, and solid phase doping which the dopant of an individual condition is contacted to this thin film, and carries out diffusion doping of the dopant can be raised. Moreover, the effectiveness of doping can be adjusted by electrolyzing in liquid phase doping. By the latter approach, the mixed solution or dispersion liquid of an organic-semiconductor compound and a dopant may be applied and dried simultaneously. For example, when using a vacuum deposition method, a dopant can be introduced by carrying out vapor codeposition of the dopant with an organic-semiconductor compound. moreover, the case where a thin film is produced by the sputtering method -- the duality of an organic-semiconductor compound and a dopant -- sputtering can be carried out using a target and a dopant can be made to introduce into a thin film. As an approach of further others, all of physical doping of the ion-implantation shown in chemical doping and the periodical {the industrial ingredient, 34 volumes, No. 4, 55 pages, and 1986} of electrochemical doping and light initiation doping etc. are usable.

[0017] As a method of producing these organic thin film, vacuum evaporation technique, molecular beam epitaxy, the ion cluster beam method, the low energy ion beam method, the ion plating method, a CVD method, the sputtering method, a plasma polymerization method, an electrolytic polymerization method, a chemistry polymerization method, a spray coating method, a spin coat method, the blade coat method, a dip coating method, the cast method, the roll coat method, the bar coat method, the die coat method, the LB method, etc. are mentioned, and it can be used according to an ingredient. However, in this, in respect of productivity, it has the solution of an organic semiconductor, it is and easy and the spin coat method which can form a thin film in a precision, the blade coat method, a dip coating method, the roll coat method, the bar coat method, the die coat method, etc. are liked. Although the property of the transistor obtained although there was especially no limit is greatly influenced by the thickness of the barrier layer which consists of an organic semiconductor as thickness of the thin film which consists of these organic semiconductors in many cases and the thickness changes with organic semiconductors, generally 10-300nm is especially desirable 1 micrometer or less.

[0018] < electrode (as the source, a drain, a gate electrode > gate electrode, a source electrode, and a drain electrode) It will not be limited especially if it is a conductive ingredient. Platinum, gold, silver, nickel, chromium, Copper, iron, tin, the antimonial lead, a tantalum, an indium, palladium, a tellurium, A rhenium, iridium, aluminum, a ruthenium, germanium, Molybdenum, a tungsten, tin-oxide antimony, indium oxide tin (ITO), A fluorine dope zinc oxide, zinc, carbon, graphite, glassy carbon, A silver paste and carbon paste, a lithium, beryllium, sodium, Magnesium, a potassium, calcium, a scandium, titanium, manganese, A zirconium, gallium, niobium, sodium, and sodium-potassium alloy, Although magnesium, a lithium, aluminum, magnesium / copper mixture, magnesium / silver mixture, magnesium / aluminum mixture, magnesium / indium mixture, aluminum / aluminum oxide mixture, a lithium / aluminum mixture, etc. are used Especially, platinum, gold, silver, copper, aluminum, an indium, ITO, and carbon are desirable. Or the complex of the well-known conductive polymer which raised conductivity with doping etc., for example, the conductive poly aniline, conductive polypyrrole, the conductive poly thiophene, polyethylene dioxythiophene, and polystyrene sulfonate etc. is used suitably. As for a source electrode and a drain electrode, in the contact surface with a semi-conductor layer, what has few electric resistance is desirable also in having mentioned above.

[0019] There is the approach of etching the conductive thin film formed as the formation approach of an electrode using approaches, such as vacuum evaporation and sputtering, by using the above as a raw material using the resist by hot printing, an ink jet, etc. on metallic foils, such as the approach and aluminum which carry out electrode formation using a well-known FOTORISO graphic method or the lift-off method, and copper. Moreover, patterning of the solution of a conductive polymer or dispersion liquid, and the conductive particle dispersion liquid may be carried out by the direct ink jet, and you may form by RISOGURAFU, laser ablation, etc. from the coating film. The approach of carrying out patterning of the ink which furthermore contains a conductive polymer and a conductive particle, the conductive paste, etc. by print processes, such as letterpress, an intaglio, lithography, and screen-stencil, can also be used. The electrode with which particle diameter carried out heating weld of the 1-10nm metal particle preferably, and was formed 1-50nm is used. Although a metallic material can use platinum, gold, silver, nickel, chromium, copper, iron, tin, a tantalum, an indium, cobalt, palladium, a tellurium, a rhenium, iridium, aluminum, a ruthenium, germanium, molybdenum, a tungsten, zinc, etc., platinum 4.5eV or more, gold, silver, copper, cobalt, chromium, iridium, nickel, palladium, molybdenum, and a tungsten have an especially desirable work function.

[0020] As the above-mentioned conductive particle, particle diameter is desirable 1-50nm, and metal particles, such as 1-10nm platinum, gold, silver, copper, cobalt, chromium, iridium, nickel, palladium, molybdenum, and a tungsten, are mentioned. Although the chemical generating method which returns a metal ion by the liquid phase, such as the physical generating methods, such as gas evaporation, the sputtering method, and a metallic-fumes synthesis method, and the colloid method, a coprecipitation method, and generates a metal particle as the manufacture approach of such metal particle dispersion liquid is mentioned desirable -- publication number 11-76800 -- said -- 11-80647 -- said -- the colloid method shown in 319538, JP,2000-239853,A, etc. -- It is the distributed object manufactured by the gas evaporation indicated by JP,2001-254185,A, JP,2001-53028,A, JP,2001-35814,A, JP,2001-35255,A, JP,2000-124157,A, JP,2000-123634,A, etc. After painting these distributed objects and casting them in the shape of an electrode pattern, electrode formation of the metal particle is carried out by carrying out thermal melting arrival by drying a solvent and heat-treating preferably 100 more degrees C - 300 degrees C in 150 degrees C - 200 degrees C. In addition, it is possible to form like [ line / a gate line and / source ] the above-mentioned electrode.

[0021] <Insulating layer (gate dielectric film)> Although various insulator layers can be used, silicon oxide, silicon nitride, an aluminum oxide, tantalum oxide, and titanium oxide are especially desirable. Especially in this invention, this insulator layer is formed by plasma film production processing under atmospheric pressure. The plasma film production processing under this atmospheric pressure is explained below.

[0022] i) The formation approach of the insulator layer (for example, an oxide: SiO<sub>2</sub>, TiO<sub>2</sub> grade / nitride: Si<sub>3</sub>N<sub>4</sub> grade) according to the plasma film production processing under atmospheric pressure about the plasma film production processing under atmospheric pressure is explained as follows. The plasma film production processing under the above-mentioned atmospheric pressure discharges under atmospheric pressure or the pressure near the atmospheric pressure, carries out plasma excitation of the reactant gas, and points out the processing which forms a thin film on a base material, and the approach is indicated by JP,11-133205,A, JP,2000-185362,A, JP,11-61406,A, JP,2000-147209,A, 2000-121804, etc. (it is also hereafter called the atmospheric pressure plasma method). this -- the thin film of highly efficient nature -- productivity -- it can form highly.

[0023] Drawing 11 is drawing showing the equipment which performs plasma membrane formation processing. In drawing 11, the plasma electrodischarge treatment container 31, the gas generator 51, the power source 41, and the electrode refrigeration unit 60 grade are arranged as an equipment configuration. Insulating ingredients, such as distilled water and an oil, are used as a cooling agent of the electrode refrigeration unit 60. The roll electrode 25 and the electrode 36 currently fixed are arranged in said plasma electrodischarge treatment container 31 in a predetermined location, and control of flow of the mixed gas generated with the gas

generator 51 is carried out, and it puts in the plasma electrodischarge treatment container 31 from an air supplying opening 52, fills up with the mixed gas which uses the inside of said plasma electrodischarge treatment container 31 for plasma treatment, and exhausts from an exhaust port 53. Next, an electrical potential difference is impressed to an electrode 36 according to a power source 41, and the roll electrode 25 is grounded to a ground and generates the discharge plasma. The base material F which supplied the base material F and was wound around the roll electrode 25 through the guide idler 64 here from the roll-like former volume base material 61 It is pressed with carrier rollers 65 and 66, and is conveyed in the state of the one side contact (it is in contact with the roll electrode 25) by inter-electrode [ in the plasma electrodischarge treatment container 31 ], and electrodischarge treatment of the front face is carried out by the discharge plasma during conveyance, and a base material F is conveyed by degree process through a guide idler 67 after that. Here, electrodischarge treatment is made only for the field where the base material F does not touch the roll electrode 25. Moreover, a dashboard 54 approaches said carrier rollers 65 and 66, and is arranged, and it controls that the air accompanied to a base material F advances into the plasma electrodischarge treatment container 31. The roll electrode 25 which is a ground electrode consists of combination which covered the ceramic coating processing dielectric which carried out sealing of the ceramics after thermal spraying using the inorganic material to conductive base materials, such as a metal. Or the lining processing dielectric which prepared the inorganic material by lining may be covered and combined to conductive base materials, such as a metal. As a liner, although silicate system glass, borate system glass, phosphate system glass, germane acid chloride system glass, tellurite glass, aluminate glass, vanadate glass, etc. are used preferably, since it is easy to process borate system glass also in this, it is used still more preferably. As conductive base materials, such as a metal, although metals, such as silver, platinum, stainless steel, aluminum, and iron, etc. are mentioned, the viewpoint of processing to stainless steel is desirable. Moreover, as ceramic material used for thermal spraying, although an alumina, silicon nitride, etc. are used preferably, since it is easy to process an alumina also in this, it is used still more preferably. The jacket roll base material made from stainless steel which has a cooling means by cooling water can be used for the base material of a roll electrode (un-illustrating).

[0024] As a power source 41 which impresses an electrical potential difference to the impression electrode 36, although there is especially no definition, it can use the RF generator (200kHz) made from pearl industry, the RF generator (800kHz) made from pearl industry, the JEOL RF generator (13.56MHz), the RF generator (150MHz) made from pearl industry, etc.

[0025] The above-mentioned inter-electrode distance is determined in consideration of the object using the thickness of the solid dielectric installed in the base material of an electrode, the magnitude of applied voltage, and the plasma etc. As a distance of the solid dielectrics at the time of installing a solid dielectric in the solid dielectric at the time of installing a solid dielectric in one side of the above-mentioned electrode, and the minimum distance of an electrode and the both sides of the above-mentioned electrode, the viewpoint which performs discharge uniform in any case to 0.5mm - 20mm is 1mm\*0.5mm desirable especially preferably.

[0026] It is the high-frequency voltage which exceeded 100kHz to inter-electrode [ which counters ], and two or more 1 W/cm power is supplied, reactant gas is excited, and the plasma is generated. impressing the electric field of such high power -- precise -- the thin film of the high highly efficient nature of thickness homogeneity -- productive efficiency -- obtaining highly is possible.

[0027] The upper limit of the frequency of the high-frequency voltage impressed to inter-electrode here is 150MHz or less preferably. Moreover, as a lower limit of the frequency of high-frequency voltage, 200kHz or more is 800kHz or more still more preferably. The lower limits of the power furthermore supplied to inter-electrode are two or more 1.2 W/cm preferably, and are two or less 20 W/cm still more preferably two or less 50 W/cm preferably as an upper limit. In addition, the impression area (/cm<sup>2</sup>) of the electrical potential difference in an electrode points out the thing of the area of the range where discharge takes place.

[0028] The value of the electrical potential difference impressed to the electrode 36 currently fixed from the power source 41 is determined suitably. In addition, although whichever of the intermittence oscillation mode which performs intermittently ON/OFF called the continuous-oscillation mode of the shape of a continuation sine wave called continuous mode and a pulse mode may be adopted about the method of impressing a power source, the film more precise [ the continuous mode ] and good is obtained.

[0029] Moreover, in order to control the effect of the base material on [ at the time of discharge plasma treatment ] to the minimum, adjusting the temperature of the base material at the time of discharge plasma treatment to the temperature below ordinary temperature (15 degrees C - 25 degrees C) -200 degree C is adjusting to ordinary temperature -100 degree C desirable still more preferably. In order to adjust to the above-mentioned temperature requirement, discharge plasma treatment is carried out cooling an electrode and a base material with a cooling means if needed.

[0030] Although the above-mentioned discharge plasma treatment is performed near \*\*\*\*\* or the atmospheric pressure, the pressure of 20kPa-110kPa is expressed near the atmospheric pressure, and its 93kPa-104kPa is desirable preferably here.

[0031] Moreover, it sets to the electrode pattern concerning the thin film formation approach, and is JIS of the side which touches a base material at least of an electrode. B Although it is desirable to be adjusted so that the maximum height (R<sub>max</sub>) of the surface roughness specified by 0601 may be set to 10 micrometers or less, still more preferably, the maximum of surface roughness is 8 micrometers or less, and it is adjusting to 7 micrometers or less preferably especially.

[0032] Moreover, JIS B 0.5 micrometers or less are desirable still more desirable, and the center line average surface roughness (Ra) specified by 0601 is 0.1 micrometers or less.

[0033] Mixed gas is explained. In enforcing the thin film formation approach, although the gas to be used changes with classes of thin film to establish on a base material, it is the mixed gas of inert gas and the reactant gas for forming a thin film fundamentally. As for reactant gas, it is desirable to do 0.01-10 volume % content of to mixed gas. With the above-mentioned inert gas, although helium, neon, an argon, a krypton, a xenon, a radon, etc. are mentioned to the 18th group element of a periodic table, and a concrete target, helium and an argon are used preferably. For example, a metal oxide layer useful as an inside refractive-index layer of the conductive film, the antistatic film, or an antireflection film can be formed using the reactant gas containing at least one organometallic compound chosen from zinc acetylacetonate, triethylindium, trimethylindium, diethylzinc, dimethyl zinc, ETORA ethyl tin, ETORA methyl tin, 2 acetic-acid di-n-butyl tin, tetrabutyltin, tetra-octyl tin, etc. as reactant gas. Moreover, by using fluorine content compound gas, a fluorine content radical can be made to be able to form in a base material front face, surface energy can be made low, and the water-repellent film which obtains a water-repellent front face can be obtained. As a fluorine element content compound, a fluorine and carbon compounds, such as 8 6 fluoride [ propylene ] (CF<sub>3</sub>C FCF<sub>2</sub>), cyclobutane, etc. fluoride (C<sub>4</sub>F<sub>8</sub>), are mentioned. 8 6 fluoride [ propylene ] and cyclobutane fluoride which do not generate the hydrogen fluoride which is harmful gas from a viewpoint on insurance are used. Moreover, the polymerization film of a hydrophilic property can also be made to deposit by processing under the ambient atmosphere of the monomer which has a hydrophilic radical and a polymerization nature unsaturated bond in intramolecular. As the above-mentioned hydrophilic radical, hydrophilic radicals, such as a hydroxyl group, a sulfonic group, a sulfonate radical, the 1st class, the 2nd class or the 3rd class amino group, an amide group, a quarternary-ammonium-salt radical, a carboxylic-acid radical, and a carboxylate radical, etc. are mentioned. Moreover, even if it uses the monomer which has a polyethylene-glycol chain, the hydrophilic polymerization film can be deposited similarly.

[0034] As the above-mentioned monomer, an acrylic acid, a methacrylic acid, acrylamide, methacrylamide, N,N-dimethylacrylamide,



acrylic-acid sodium, sodium methacrylate, an acrylic-acid potassium, a methacrylic-acid potassium, styrene sulfonic-acid sodium, allyl alcohol, allylamine, polyethylene-glycol dimethacrylate ester, polyethylene-glycol diacrylic ester, etc. are mentioned, and these at least one sort can be used.

[0035] Moreover, a low refractive-index layer or a high refractive-index layer can be prepared by using the reactant gas containing an organic fluorine compound, a silicon compound, or a titanium compound. As an organic fluorine compound, carbon fluoride gas, hydrocarbon fluoride gas, etc. are used preferably. As carbon fluoride gas, 8 6 fluoride [ 4 fluoride / methane / ethylene tetrafluoride, and propylene ], cyclobutane, etc. fluoride is mentioned to 6 4 fluoride [ carbon ] and carbon fluoride and a concrete target. As the aforementioned hydrocarbon fluoride gas, 3 4 fluoride [ 4 fluoride / 2 fluoride / methane / and ethane / and propylene ], propylene, etc. fluoride is mentioned. Furthermore, although the fluorine substitution product of organic compounds, such as a halogenide of hydrocarbon fluoride compounds, such as 2 chlorination 4 1 chlorination 2 fluoride [ 1 chlorination 3 fluoride / methane / and methane ], cyclobutane, etc. fluoride, alcohol, an acid, and a ketone, can be used, it is not limited to these. Moreover, these compounds may have the ethylene nature partial saturation radical in intramolecular. The aforementioned compound may be independent, or it may mix and it may be used.

[0036] When using the organic fluorine compound of the above-mentioned publication into mixed gas, although it is desirable that it is 0.1 to 10 volume % as for the content of the organic fluorine compound in [ the viewpoint which forms a uniform thin film on a base material by discharge plasma treatment to ] mixed gas, it is 0.1 to 5 volume % still more preferably. Moreover, as a constituent of mixed gas, when an organic fluorine compound is a gas in ordinary temperature and ordinary pressure, since it can be used as it is, it can carry out most easily. However, when an organic fluorine compound is a liquid or a solid-state in ordinary temperature and ordinary pressure, you may dissolve and use for a suitable solvent again that what is necessary is just to use it, evaporating by approaches, such as heating and reduced pressure.

[0037] When using the titanium compound of the above-mentioned publication into mixed gas, although it is desirable that it is 0.1 to 10 volume % as for the content of the titanium compound in [ the viewpoint which forms a uniform thin film on a base material by discharge plasma treatment to ] mixed gas, it is 0.1 to 5 volume % still more preferably. Moreover, the degree of hardness of a thin film can be remarkably raised by doing 0.1-10 volume % content of hydrogen gas into the mixed gas of the above-mentioned publication. Moreover, by doing 0.01-5 volume % content of the component chosen from oxygen, ozone, a hydrogen peroxide, a carbon dioxide, a carbon monoxide, hydrogen, and nitrogen into mixed gas, reaction acceleration is carried out and a precise and good thin film can be formed.

[0038] As the silicon compound of the above-mentioned publication, and a titanium compound, metal hydride and a metal alkoxide are desirable from a viewpoint on handling, there is no generating of corrosive and harmful gas, and since there is little dirt on a process etc., a metal alkoxide is used preferably.

[0039] moreover -- for introducing the silicon compound of the above-mentioned publication, and a titanium compound into inter-electrode [ which is discharge space ] -- both -- ordinary temperature ordinary pressure -- it is -- a gas, a liquid, and a solid-state -- you may be in which condition. In the case of a gas, it can introduce into discharge space as it is, but it is used, making it evaporate with means, such as heating, reduced pressure, and ultrasonic irradiation, in the case of a liquid and a solid-state. When evaporating a silicon compound and a titanium compound with heating and using them, the metal alkoxide whose boiling point is 200 degrees C or less is suitably used with a liquid in ordinary temperature, such as a tetra-ethoxy silane and tetraisopropoxy titanium. The above-mentioned metal alkoxide may be diluted and used with a solvent, and organic solvents and these mixed solvents, such as a methanol, ethanol, and n-hexane, can be used for a solvent. In addition, since these diluent solvents are disassembled the shape of a molecule, and in the shape of an atom during plasma electrodischarge treatment, most effects to formation of the thin film to a base material top, the presentation of a thin film, etc. can be disregarded.

[0040] As a silicon compound of the above-mentioned publication, although it is desirable to use alkoxysilane, such as metal halogenated compounds, such as metal hydride, such as organometallic compounds, such as dimethylsilane and a tetramethylsilane, a mono silane, and a disilane, dichlorosilane, and trichlorosilane, a tetramethoxy silane, a tetra-ethoxy silane, and dimethyl diethoxysilane, an organosilane, etc., it is not limited to these, for example. Moreover, these can be combined suitably and can be used.

[0041] When using the silicon compound of the above-mentioned publication into mixed gas, although it is desirable that it is 0.1 to 10 volume % as for the content of the silicon compound in [ the viewpoint which forms a uniform thin film on a base material by discharge plasma treatment to ] mixed gas, it is 0.1 to 5 volume % still more preferably.

[0042] Although it is desirable as a titanium compound of the above-mentioned publication to use metal alkoxides, such as metal halogenated compounds, such as metal hydride, such as organometallic compounds, such as tetra-dimethylamino titanium, mono-titanium, and JICHITAN, a titanium dichloride, a titanium trichloride, and a titanium tetrachloride, tetra-ethoxy titanium, tetraisopropoxy titanium, and tetrabutoxytitanium, etc., it is not limited to these.

[0043] A <base material> base material consists of glass and a flexible sheet made of resin, for example, can use a plastic film as a sheet. As said plastic film, the film which consists of polyethylene terephthalate (PET), polyethylenenaphthalate (PEN), polyether sulphone (PES), polyether imide, a polyether ether ketone, a polyphenylene sulfide, polyarylate, polyimide, BORIKABONETO (PC), cellulose triacetate (TAC), cellulose acetate propionate (CAP), etc., for example is mentioned. These films can perform well-known surface treatment and a surface coat. For example, the mixed film or multilayer bipolar membrane of a metallic oxide, such as silicon oxide, the coevaporation membrane of an aluminum oxide and the silicon oxide by the atmospheric pressure plasma method etc., and an aluminum oxide, may be made to form as a gas barrier layer. Moreover, the film which vapor-deposited metal thin films, such as aluminum, may be laminated, a complex film may be used, and a metallic-oxide particle may be made to contain in a film. Thus, while being able to attain lightweight-ization compared with the case where a glass substrate is used and being able to raise portability by using a plastic film, the resistance over an impact can be improved.

[0044] In order to inhibit that a life falls with the oxygen in <protective coat> atmospheric air, moisture, etc., as for an organic-semiconductor layer, dissociating by the protective coat is desirable. As a protective coat, GAZUBARIA nature films, such as PVA and an ethylene-vinylalcohol copolymer, and a well-known metallic oxide and a metal nitride can be used. As a metallic oxide and a metal nitride, silicon oxide, an aluminum oxide, tantalum oxide, titanium oxide, silicon nitride, aluminium nitride, etc. can be used suitably. As the formation approach of the above-mentioned protective coat, wet process, such as an approach by patterning of dry processes, such as vacuum evaporation technique, molecular beam epitaxy, the ion cluster beam method, the low energy ion beam method, the ion plating method, a CVD method, the sputtering method, and the atmospheric-pressure plasma method, the spray coating method, a spin coat method, the blade coat method, a dip coating method, the cast method, the roll coat method, the bar coat method, the die coat method, etc., etc., such as an approach by spreading, printing and ink jet, be mentioned, and it can be used according to an ingredient. The atmospheric pressure plasma method mentioned above is [ among these ] desirable. The laminating of an inorganic oxide coat and the organic-acid ghost coat can be carried out, and they can be used together. Moreover, generally as

thickness of these insulator layers, 50nm - 3 micrometers are 100nm - 1 micrometer preferably.

[0045] <Display panel> Taking advantage of the property of such an organic-semiconductor ingredient, the application formed as a display component is explained below. Drawing 2 is the block diagram having shown the configuration of the whole display panel.

[0046] Each pixel arranged in the shape of a matrix on the display panel 100 of a display unit has the plate electrode 1 (display pixel section in drawing) which accumulates a charge and gives electric field to liquid crystal etc. Moreover, the transistor part (TFT actuator 2) and capacitor 3 which switch ON of a current and OFF to this plate electrode 1 are arranged to each plate electrode 1. A. capacitor 3 accumulates and maintains a charge to predetermined timing so that it may maintain the electric field of the corresponding plate electrode 1. Although actuation control of the liquid crystal in each of these plate electrodes 1 is performed by said TFT actuator 2, this is controlled by the control signal line (gate line 5) corresponding to this pixel controlled by the electric power supply line (source line 4) and the level actuation circuit 7 corresponding to this pixel controlled by the vertical-drive circuit 6.

[0047] It is arranged mutually on a panel 100 at two or more parallel source lines 4 and forms where two or more parallel gate lines 5 cross mutually. Said level actuation circuit 7 and said vertical-drive circuit 6 are controlled by the control circuit 8 according to the picture signal demanded. Memory 9 is the buffer memory for holding the above image data by said picture signal demanded, for example, one screen, and a control circuit 8 reads the picture signal demanded from this memory 9. As shown in drawing 3, the display ingredients 11, such as liquid crystal, are closed in the form inserted with the surface electrode 10 arranged in this plate electrode 1 and its upper part. The display ingredient 11 can use the component which used organic electroluminescence, electrophoresis, etc. besides liquid crystal. And according to control of said TFT actuator 2, electric field join the display ingredient 11 of the display pixel section, and a display is controlled per pixel.

[0048] In addition, in order to fill the function as a display here, said surface electrode 10 has light transmission nature, and specifically uses the transparent electric conduction film. The transparent electric conduction film is formed using conductive transparent materials, such as indiumtin oxide (ITO), and SnO<sub>2</sub>, ZnO. In formation of this transparent electrode film, a thin film can be formed using approaches, such as vacuum evaporation and sputtering. As for this transparent electric conduction film, it is desirable to make permeability larger than 10%, and below hundreds of ohms / \* of sheet resistance are desirable. Although thickness is based also on an ingredient, it is formed by the thickness of 10nm or more. It is because a transparent electrode becomes island-like when thickness is thin. The above transparent electric conduction film can be applied also to formation of said plate electrode 1, and may form the pattern of a desired configuration by the photolithography method in this case, or may form a pattern through the mask of a desired configuration at the time of vacuum evaporation and sputtering of the above-mentioned electrode material. Moreover, it is also possible to prepare the predetermined transparent protection layer of said surface electrode 10 in the upper part further, for example, functional film, such as an acid-resisting layer, can be formed.

[0049] The equal circuit of each pixel in drawing 2 is as drawing 4. A source electrode and D mean a drain electrode, G means a gate electrode, and S constitutes the TFT actuator 2 from S, D, and G. Cs is a capacitor (capacitor) for holding the electric field impressed to another liquid crystal and display medium. In addition, the gate electrode Vg is impressed to the source electrical potential difference Vs and the above-mentioned gate electrode G at the above-mentioned source electrode S.

[0050] arrangement (layout) of each part material - concrete arrangement of each part material in this invention is explained below. When it sees in each pixel unit, a configuration member is arranged like drawing 5. Drawing 5 is carrying out the outline response in the sectional view in the line X of drawing 2. Said each plate electrode (1, 1', 1'') is arranged at equal intervals on the 1st base material 12. The 1st base material 12 consists of flexible sheets made of resin, for example, can use a plastic film as a sheet. As said plastic film, the film which consists of polyethylene terephthalate (PET), polyethylenenaphthalate (PEN), polyether sulphone (PES), polyether imide, a polyether ether ketone, a polyphenylene sulfide, polyarylate, polyimide, BORIKABONETO (PC), cellulose triacetate (TAC), cellulose acetate propionate (CAP), etc., for example is mentioned. Thus, while being able to attain lightweight-ization compared with the case where a glass substrate is used and being able to raise portability by using a plastic film, the resistance over an impact can be improved.

[0051] Furthermore, plasticizers, such as triethylphosphate and dibutyl phthalate, may be added in these plastic films, and well-known ultraviolet ray absorbers, such as a benzotriazol system and a benzophenone system, may be added to them. Moreover, the raw material of inorganic polymers, such as a tetra-ethoxy silane, can be added, and the resin produced with the application of the so-called organic-inorganic polymer hybrid method which carries out giant-molecule quantification can also be used as a raw material by giving energy, such as a chemical catalyzer, and heat, light.

[0052] Each plate electrode (1, 1', 1'') and each source line (4, 4', 4'') keep predetermined spacing, and are juxtaposed. The organic-semiconductor section (13, 13', 13'') is arranged so that between these plate electrode edges and a corresponding source line (4, 4', 4'') may be straddled (drawing 1 it is the same as that of (a (b))).

[0053] On this organic-semiconductor section (13, 13', 13''), the insulating layer 14 (insulator layer) is arranged further. An insulating layer 14 can use the insulator layer of SiO<sub>2</sub> and TiO<sub>2</sub> grade. For example, when forming an insulating layer by SiO<sub>2</sub> and TiO<sub>2</sub>, the film formation by the plasma treatment under atmospheric pressure is possible. It is possible to form a very uniform insulator layer by this approach, and it is effective also in control of the organic-semiconductor section (13, 13', 13'') in patterning of this invention.

[0054] This insulating layer 14 is formed in the location which insulates a source line (4, 4', 4'') from a source line (4, 4', 4'') to the gate line 5 arranged in the current path to said plate electrode (1, 1', 1''), and the following process on the pattern of said organic-semiconductor section (13, 13', 13'').

[0055] When going across an insulating layer 14 all over the 1st base material 12 by the above-mentioned approach and forming, it becomes unnecessary to control the formation location of an insulating layer 14 according to the organic-semiconductor section (13, 13', 13'') or the intersection of the gate line 5 and a source line (4, 4', 4''). Moreover, by improvement in the line speed in a production process, even if it is the panel of a large area, formation of an insulating layer is attained for a short time.

[0056] It is also possible to form an insulating layer 14 for every pixel on the other hand to the organic-semiconductor section (13, 13', 13'') or the intersection of the gate line 5 and a source line (4, 4', 4''). There are approaches, such as an ink jet method, as the formation approach. What is necessary is just to apply an insulator layer 14 to an extensive eye in patterning of this invention, so that both organic-semiconductor section (13, 13', 13'') and intersection of the gate line 5 and a source line (4, 4', 4'') may be straddled. In this case, processing speed is restricted rather than it forms an insulator layer all over a base material, but while patterning of a low precision also secures switching operation, raw material cost can be reduced.

[0057] When forming an insulating layer 14 all over the 1st base material 12 and preparing selectively, the formation process of an insulating layer can be made simple by making it serve a double purpose by the insulating layer 14 of one layer which covers the intersection of the insulating layer 14 and the gate line 5 which cover the organic-semiconductor section (13, 13', 13''), and a source line (4, 4', 4'') in any case.

[0058] It is arranged so that said source line (4, 4', 4'') and the gate line 5 may cross at right angles up at the pan of an insulating layer 14 and it may be located above said organic-semiconductor section (13, 13', 13'') (it mentions later in drawing 7). Above the gate line

5 of the corresponding pixel, the 2nd base material is arranged through the display ingredients 11 (liquid crystal etc.). This 2nd base material has conductivity and serves as a counterelectrode to the plate electrode on said 1st base material 12 (1, 1', 1"). Here, the electric conduction film 10 (the transparent electric conduction film is desirable) is formed in one field of the 2nd base material. Although this electric conduction film 10 should just be formed in the location which counters the plate electrode (1, 1', 1") of each of said pixel at least, the whole surface of the 2nd base material can be covered with the electric conduction film, and it can consider as the counterelectrode to said plate electrode (1, 1', 1") easily by grounding this.

[0059] If the plate electrode 1 on said 1st base material 12 of <capacitor structure> and the distance between the electric conduction film 10 on the base material which counters are small, it is possible to form capacitor structure between a plate electrode 1 and a counterelectrode depending on control of the dielectric constant of the display raw material to enclose, and to hold electric field.

[0060] It is desirable to add the following processings on the other hand, before forming said plate electrode 1 for every pixel on the 1st base material 12, as shown in drawing 6 (A) when the plate electrode 1 on said 1st base material 12 and the distance between the electric conduction film 10 on the base material which counters are large.

(1) Form the electric conduction film 10 the whole surface on the 1st base material 12. This can be formed by vapor-depositing a metal uniformly by sputtering etc.

(2) A it top is further covered with the whole surface insulator layer 17. It is also possible for this to be able to apply spreading or the above-mentioned plasma treatment in ordinary pressure, to control thickness per micron (or submicron), and to form an insulator layer 16.

[0061] Capacitor structure is made to constitute from the electric conduction film 16 and plate electrode 1 which were formed beforehand, and the above-mentioned processing enables it to hold electric field strongly, when a plate electrode 1 is formed on this 1st base material 12 after that (field strength which acts on the display ingredient 11 can be made high). In addition, the above-mentioned electric conduction film 16 is grounded here ( drawing 6 (B)). In addition, although the electric conduction film 16 was formed all over the 1st base material 12 in the above-mentioned example, capacitor structure can be formed between this earth line and a plate electrode 1 by arranging two or more conductive earth lines so that it may counter with said plate electrode 1. In addition, the earth line is grounded like the above-mentioned electric conduction film 16.

[0062] Even if it uses sputtering for a part with the formation process of the above electric conduction film 16, patterning, such as photograph RISOGURAFU and a development, is unnecessary and it is possible to form above-mentioned capacitor structure by low cost comparatively.

[0063] <Process of patterning> drawing 7 -A-D is the mimetic diagram of the formation process of a raw material to the 1st base material 12. Here, 1 pixel is explained.

[0064] Two or more source line 4 and two or more plate electrodes 1 are formed on the 1st base material 12 first beforehand ( drawing 7 - A). the formation approach -- the well-known metal thin film forming method -- application -- being possible (imprint of sputtering and a conductive ingredient etc.) -- here, the source line 4 and the plate electrode 1 are formed by sputtering.

[0065] Next, patterning is carried out using the solution or dispersion liquid of an organic-semiconductor ingredient so that each plate electrode 1 and the source line 4 may be straddled ( drawing 7 - B). Since the fluidity is high, these organic materials set as the object of patterning use the dot formation by the ink jet method for patterning. The configuration of arbitration is sufficient as the pattern 13 of an organic-semiconductor ingredient, and the pattern 13 is notionally shown here as what is arranged between the source line 4 and a plate electrode 1. Of course, this patterning is realizable also by applying and drying, after masking. The well-known approaches, such as a xerography, can be used for masking. If it is such a patterning method, it is necessary to repeat neither vacuum evaporation nor etching like the conventional Si semi-conductor, and a semi-conductor layer can be formed in an ordinary pressure environment.

[0066] In this way, the formed organic-semiconductor section 13 will be arranged so that both may be connected between some plate electrodes 1 and the source line 4. Here, dot formation of the organic-semiconductor ingredient is carried out so that a plate electrode edge and a part of source line 4 may be covered. That is, the part and the source line 4 of a plate electrode 1 are continuously connected only with the single semiconductor material. Moreover, it does not connect directly, but the electrode of arbitration may be inserted in order to compensate with electric junction between an organic semiconductor 13 and a plate electrode or between the organic-semiconductor section 13 and the source line 4.

[0067] Next, the insulator layer 14 of SiO<sub>2</sub> is formed on the pattern of said organic-semiconductor section 13 formed by drawing 7 -B ( drawing 7 R>7-C). This insulator layer 14 has covered the whole front face of a panel 100, and has covered both locations (location at which the source line 4 and the gate line 5 cross) which insulates the source line 4 here to the gate line 5 arranged in the current path from the source line 4 to said plate electrode 1, and the following process in said organic-semiconductor pattern top.

[0068] Formation of the above-mentioned insulator layer is formed by plasma film production processing under atmospheric pressure using the mixed gas for SiO<sub>2</sub> two-layer formation. Since an insulator layer 14 crosses all over the 1st base material 12 and is formed, it becomes unnecessary thus, to control the formation location of an insulator layer 14 according to the organic-semiconductor section 13 or the intersection of the gate line 5 and the source line 4. Since it is processing under an atmospheric pressure, production with a conveyor method is possible, and by improvement in line speed, even if it is the panel of a large area, formation of an insulator layer 14 is attained for a short time.

[0069] Next, the gate line 5 is made to intersect the source line 4, and is formed so that said organic-semiconductor section 13 may be covered from on the insulator layer 14 formed as shown in drawing 7 -D (intersecting perpendicularly here). Formation of this pattern can be formed by the approach of forming a conductive ingredient by spreading or imprint, the method of performing dot formation of an ink jet continuously, etc. As shown in drawing, in this mode, the gate line 5 does not branch but serves as a signal line which served also as the gate electrode which intersects the organic-semiconductor section 13 and acts on the organic-semiconductor section 13 as it is.

[0070] Although said insulator layer 14 is formed by SiO<sub>2</sub> in the process of the above-mentioned patterning, this insulator layer 14 may be formed by TiO<sub>2</sub> (process of drawing 7 -C). In this mode, the insulator layer 14 is formed by plasma film production processing under atmospheric pressure using the mixed gas for TiO<sub>2</sub> two-layer formation. Other configurations of those other than insulator layer 14 of a more than are the same. The insulator layer which consists of TiO<sub>2</sub> covers the whole front face of a panel 100, and covers with this both locations (location at which the source line 4 and the gate line 5 cross) which insulates the source line 4 to the gate line 5 arranged in the current path from the source line 4 to said plate electrode 1, and the following process in said organic-semiconductor pattern top.

[0071] In addition, it is performed as follows when enclosing the display ingredients 11 (liquid crystal etc.) further. A counterelectrode is formed in the 2nd base material and conductivity is given to the front face. The electric conduction film 10 should just be formed in the location where this counters said two or more plate electrodes 1 on said 1st base material 12 at least. Here, the transparent electric conduction film 10 is formed all over the 2nd base material. Although the 2nd base material with which the electric conduction film 10 was formed can also be arranged to a 3rd base material side to the 1st base material 12 ((A) of drawing 8), not only this but the 2nd

base material can also be arranged to the 3rd base material and opposite hand to the 1st base material 12 ((B) of drawing 8).

[0072] In the case of the former, the display ingredient 11 is filled up with and closed between said 3rd base material holding a predetermined gap, and said 2nd base material. On the other hand, in the case of the latter, it is filled up with the display ingredient 11 between said 1st base material 12 holding a predetermined gap, and said 2nd base material, and it should just close it.

[0073] Some embodiments based on the <example> above are explained below. The detail of the insulator layer formation by the atmospheric pressure plasma method is as follows.

[0074] The presentation of the mixed gas (reactant gas) used for [example of processing] <<reactivity gas>> plasma treatment is described below.

(For SiO two-layer formation)

inert gas: -- argon 98.25 volume % reactivity gas 1: -- hydrogen gas -- 1.5 volume % reactivity gas 2:tetramethoxy silane steamy (it is bubbling with argon gas) 0.25 volume % (for TiO two-layer formation)

inert gas: -- argon 98.9 volume % reactivity gas 1: -- hydrogen gas 0.8 volume % reactivity gas 2:tetraisopropoxy titanium steamy (it is bubbling about argon gas to liquid heated at 150 degrees C) 0.3 volume % [0075] On the rebound ace court layer of the base material film 8, according to the above-mentioned reactant gas and the above-mentioned discharge conditions, atmospheric pressure plasma treatment is carried out continuously, and a 100nm thin film is prepared.

[0076] <<discharge condition>> A discharge output is made into 10 W/cm<sup>2</sup>.

<<electrode condition>> A roll electrode covers an alumina with ceramic flame spraying 1mm, is a roll electrode which has the dielectric (specific inductive capacity 10) which was made to harden the solution which diluted the tetramethoxy silane with ethyl acetate after spreading desiccation and by UV irradiation, performed sealing, made the front face smooth, and was set to Rmax5micrometer, and is grounded after that to the jacket roll base material made from stainless steel which has a cooling means by cooling water. On the other hand, as an impression electrode, the same dielectric as the above is covered with these conditions to the stainless steel pipe of a square shape in the air.

[0077] The organic thin film transistor component created below is explained.

The organic thin film transistor component shown in <Example A> drawing 1 (a) was created as follows. the polyimide film top of 150-micrometer thickness -- 500A Au thin film -- vapor-depositing -- FOTORISO -- the source and a drain electrode were formed by law, respectively. The die length of a channel was set to 20 micrometers. Furthermore, the solution was filled for the chloroform solution of regioregular-Pori (3-hexyl thiophene) refined well to a projection, the source, and drain inter-electrode using the ink jet of a piezo method. It heat-treated for 5 minutes at 100 degrees C after drying the chloroform which is a solvent, and was left in the 24-hour vacuum. At this time, the thickness of the Pori (3-hexyl thiophene) film was about 50nm. After being exposed at the room temperature to the bottom of an ammonia gas ambient atmosphere for 5 hours, the silicon oxide film with a thickness of 200nm was formed as gate dielectric film by the above-mentioned atmospheric pressure plasma method on a source electrode, a drain electrode, and the Pori (3-hexyl thiophene) film. By the fitness of adhesion, the precise film was obtained to the Pori (3-hexyl thiophene) film. Next, the gate electrode with a width of face of 30 micrometers was formed by the FOTORISO method.

[0078] The component was created completely like Example A except having replaced the gate dielectric film of <Example B> example A with the silicon oxide film, and having considered as the titanium oxide film with a thickness of 200 micrometers by the above-mentioned atmospheric-pressure plasma method.

[0079] The component was created completely like Example A except forming the silicon oxide film by the <example 1 of comparison> spatter.

[0080] (Comparison result) By the transistor characterization system shown in drawing 10, when both transistor characteristics were measured, the following results were obtained. The ratio of the current value when an On/off ratio setting the electrical potential difference between the source and a drain to -30V for the electrical-potential-difference value from which, as for breakdown voltage, gate dielectric film starts dielectric breakdown for the leak current value in gate dielectric film in case the electrical potential difference of leakage current between the source and the gate is -30V, and setting gate voltage to -30V and +30V is shown. Any example shows the operating characteristic with a good p channel FET.

[0081]

Leakage current (nA) Breakdown voltage (V) on/off ratio Example A -0.2 -150 10000 examples B -0.1 -170 Example 1 of 15000 comparisons -10 -80 5000 [0082] The organic thin film transistor component shown in <Example C> drawing 1 (b) was created as follows. the PET film top of 150-micrometer thickness -- the vacuum evaporationo film of aluminum -- forming -- FOTORISO -- the gate electrode with a width of face of 30micro was formed by law, and the silicon oxide film with a thickness of 200nm was formed like the example 1 on it. FOTORISO after carrying out the sequential vacuum evaporationo of 30 moreA Cr thin film and the 500A Au thin film -- the source and a drain electrode were formed by law, respectively. The die length of a channel was set to 20 micrometers. Furthermore, the solution was filled for the chloroform solution of regioregular-Pori (3-hexyl thiophene) refined well to a projection, the source, and drain inter-electrode using the ink jet of a piezo method. It heat-treated for 5 minutes at 100 degrees C after drying the chloroform which is a solvent, and was left in the 24-hour vacuum. At this time, the thickness of the Pori (3-hexyl thiophene) film was about 100nm. After being exposed furthermore at the room temperature to the bottom of an ammonia gas ambient atmosphere for 5 hours, this transistor component was closed by producing a silicon oxide coat with a thickness of 500nm by vacuum evaporationo.

[0083] It changed to the silicon oxide film of the gate dielectric film of <Example D> example C, and the component was created completely like Example C except making it a titanium oxide thin film with a thickness of 200nm.

[0084] The component was created completely like Example C except forming the silicon oxide film by the <example 2 of comparison> spatter.

[0085] (Comparison result) By the transistor characterization system shown in drawing 10 like Example A, both transistor characteristics were measured in atmospheric pressure. That is, an On/off ratio sets the electrical potential difference between the source and a drain to -30V for a current value in case the electrical potential difference of leakage current between the source and a drain is -30V, and it is gate voltage. - The ratio of the current value when being referred to as 30V and 0V is shown. Both comparison result is shown below.

[0086]

Leakage current (nA) Breakdown voltage (V) on/off ratio Example C -0.3 -140 20000 example D -0.1 -150 Example 2 of 30000 comparisons -50 -70 3000 [0087] Thus, the insulator layer formed by the atmospheric pressure plasma method is precise, there are few defects, and the good electric field effect is acquired. Reduction of leakage current, improvement in an on-off ratio, and reduction of gate voltage can be attained by this, and the engine performance of the good thin film transistor of gate insulation can be obtained, and dielectric strength can be raised.

[0088] Therefore, according to this invention, the combination of the insulator layer and organic-semiconductor ingredient which were

formed of plasma treatment under atmospheric pressure showed that the outstanding effectiveness was acquired from the combination of an old insulator layer and an organic-semiconductor ingredient. The membrane formation under an atmospheric-pressure environment is possible, it is suitable for processing to the flexible bases, such as a polymer base material, and a manufacturing cost organic [ FET ] can be reduced substantially.

[0089]

[Effect of the Invention] According to this invention, properties, such as ON / off ratio of the device at the time of an organic semiconductor being used as an activity semi-conductor layer in a thin film TFT, and leakage current, improve from the above thing. Since a vacuum process furthermore is not needed for formation of an insulator layer, reduction of a manufacturing cost and simplification of a manufacture process are realized. A manufacturing cost can be reduced substantially.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the schematic diagram showing the configuration of the organic-semiconductor component of this invention.

[Drawing 2] It is the block diagram having shown the configuration of the whole display panel of this invention.

[Drawing 3] It is the schematic diagram showing the cross section of each pixel in drawing 2.

[Drawing 4] It is drawing showing the equal circuit of each pixel.

[Drawing 5] It is drawing to show concrete arrangement of each part material in this invention, and is drawing corresponding to the sectional view in the line X of drawing 2.

[Drawing 6] It is drawing showing the capacitor structure in each pixel of this invention.

[Drawing 7] It is drawing showing patterning of each raw material in this invention.

[Drawing 8] It is drawing showing the case where a display ingredient is enclosed in this invention.

[Drawing 9] It is drawing showing signs that the TFT component using the conventional Si semi-conductor was formed on the display-panel substrate.

[Drawing 10] It is drawing showing the assessment system of the component of this invention.

[Drawing 11] It is drawing showing the equipment which performs atmospheric pressure plasma membrane formation processing in this invention.

[Description of Notations]

1: Display pixel section (plate electrode)

2: TFT actuator

3: Capacitor

4: Source line

5: Gate line

6: Vertical-drive circuit

7: Level actuation circuit

10: Electric conduction film

11: Display ingredient

12: Base material

13: Organic-semiconductor section

14: Insulating layer (insulator layer)

16: Electric conduction film

17: Insulating layer (insulator layer)

---

[Translation done.]

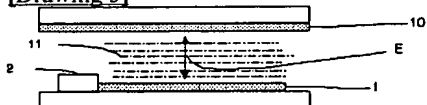
## \* NOTICES \*

JPO and NCIPi are not responsible for any damages caused by the use of this translation.

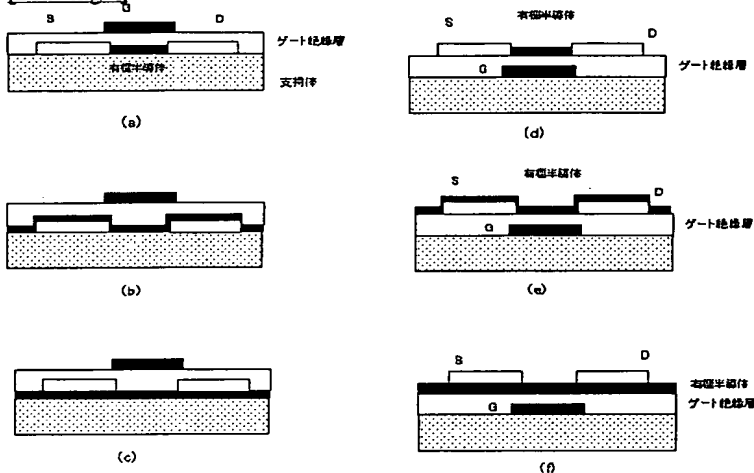
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

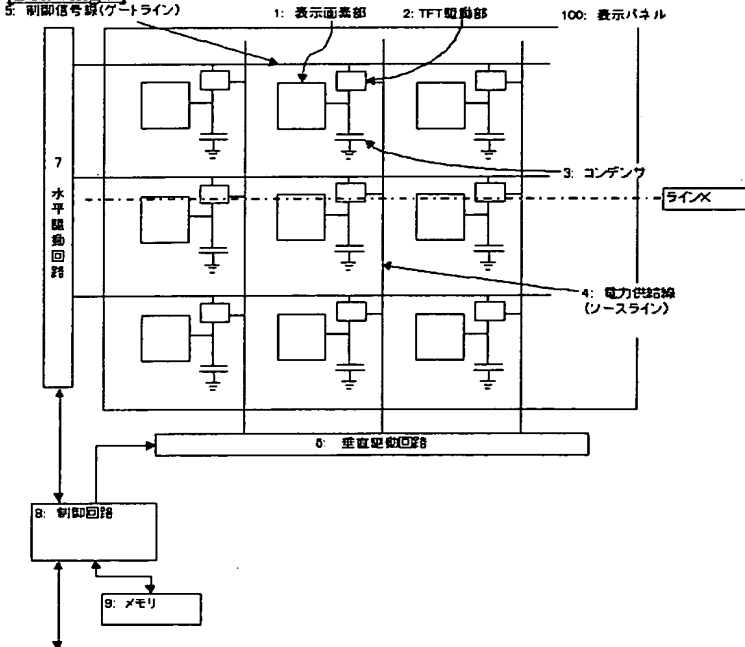
[Drawing 3]



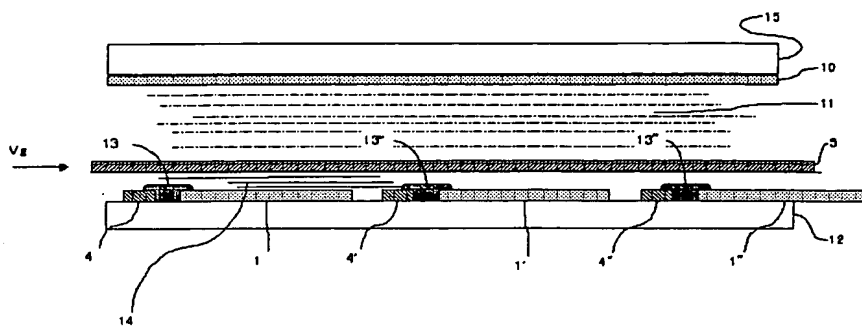
[Drawing 1]



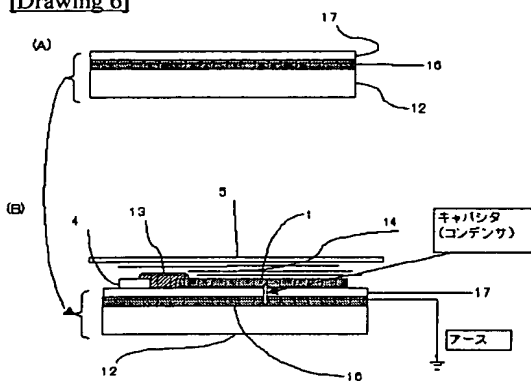
[Drawing 2]



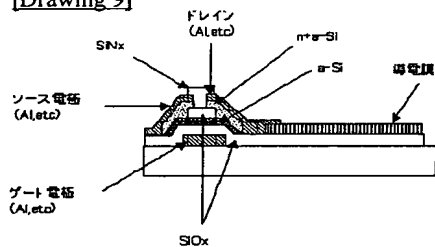
[Drawing 5]



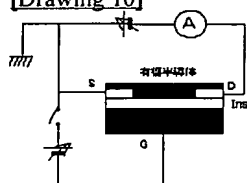
[Drawing 6]



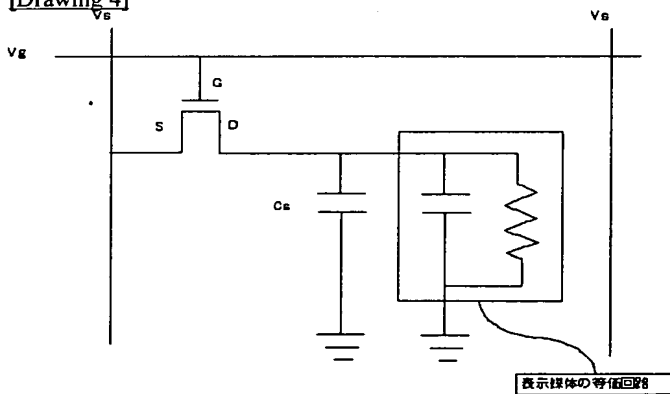
[Drawing 9]



[Drawing 10]



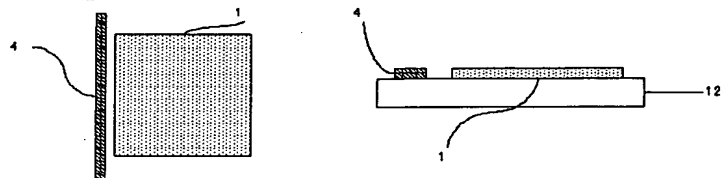
[Drawing 4]



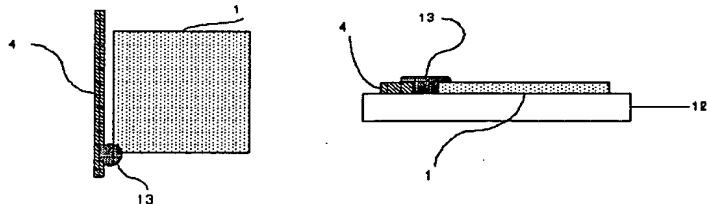
[Drawing 7]



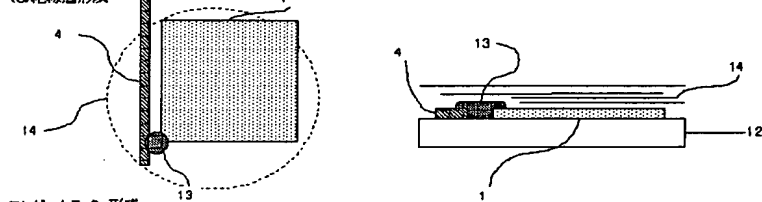
(A) Sライン、表示電極形成



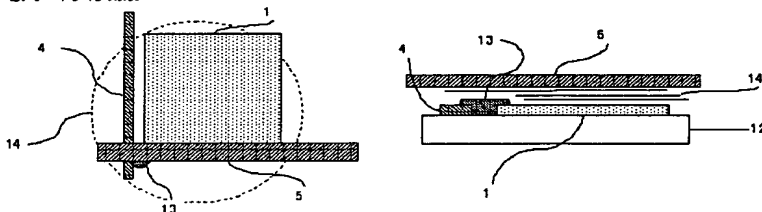
(B) 有機半導体層形成



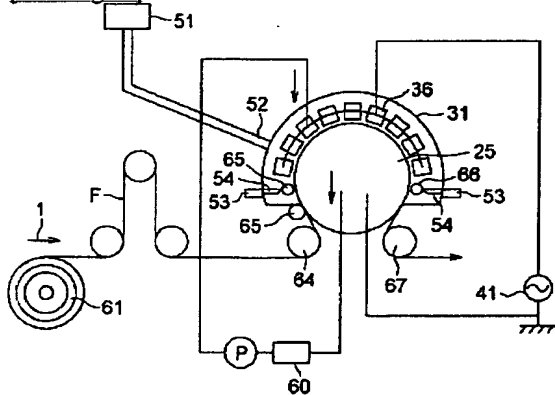
(C) 絶縁層形成



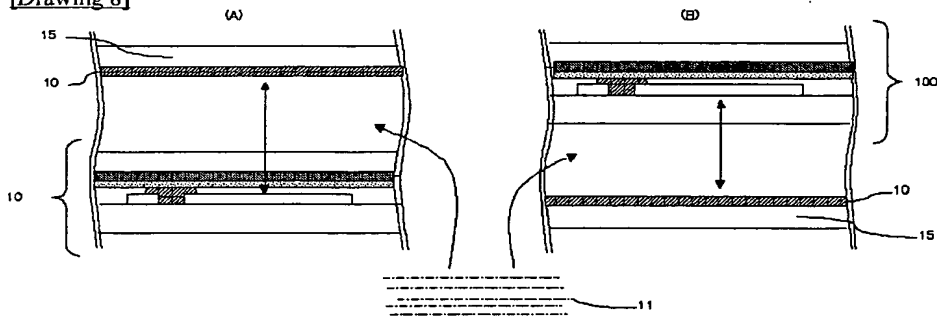
(D) ゲートライン形成



[Drawing 11]



[Drawing 8]



[Translation done.]